

# Содержание

Стр./CD\*

<b>Предисловие</b> .....	12
<b>Введение</b> .....	13
<b>1. Цифро-аналоговые преобразователи</b> .....	13
1.1. Общие сведения .....	13
1.2. Последовательные ЦАП .....	13
1.3. Параллельные ЦАП .....	14
1.4. Интерфейсы цифро-аналоговых преобразователей .....	18
1.5. Применение ЦАП .....	20
1.6. Параметры ЦАП .....	22
<b>2. Аналого-цифровые преобразователи</b> .....	24
2.1. Общие сведения .....	24
2.2. Параллельные АЦП .....	26
2.3. Последовательно-параллельные АЦП .....	26
2.4. Последовательные АЦП .....	28
2.5. Интегрирующие АЦП .....	30
2.6. Системы сбора данных .....	34
2.7. Интерфейсы АЦП .....	34
2.8. Параметры АЦП .....	36
<b>3. Преобразователи напряжение — частота</b> .....	39
3.1. Основные принципы построения ПНЧ .....	39
3.2. Основные характеристики ПНЧ .....	39
<b>4. Устройства выборки и хранения</b> .....	40
4.1. Назначение и принципы построения УВХ .....	40
4.2. Основные характеристики УВХ .....	40

## Часть 1. ОБЗОР СОВРЕМЕННЫХ МИКРОСХЕМ АЦП и ЦАП

### *Advanced Linear Devices*

Обзор продукции .....	42
<b>ALD500/A</b> Прецизионный интегрирующий аналоговый процессор на 16...18 разрядов .....	43

### *AKM Semiconductor*

Обзор продукции .....	46
<b>AK4395</b> 24-разрядный стерео сигма-дельта ЦАП с частотой дискретизации 192 кГц .....	48
<b>AK5394A</b> 24-разрядный стерео сигма-дельта АЦП с частотой дискретизации 192 кГц .....	51
<b>AK5384</b> 4-канальный 24-разрядный сигма-дельта АЦП с частотой дискретизации 96 кГц .....	54

### *Analog Devices*

Обзор продукции .....	57
<b>AD7708/AD7718</b> 8/10-канальный сигма-дельта АЦП с малым энергопотреблением .....	72

\* CD — материалы находятся на компакт-диске.

<b>AD7730</b>	24-разрядный сигма-дельта АЦП для работы с мостовыми датчиками . . . . .	77
<b>AD7732</b>	2-канальный быстродействующий 24-разрядный сигма-дельта АЦП . . . . .	83
<b>AD7791</b>	24-разрядный сигма-дельта АЦП с буферизованным входом и малым потреблением . . . . .	89
<b>AD7490</b>	16-канальный 12-разрядный АЦП с частотой преобразования 1 МГц . . . . .	92
<b>AD7495</b>	12-разрядный АЦП с частотой преобразования 1 МГц . . . . .	95
<b>AD7817</b>	4-канальный 10-разрядный АЦП с встроенным датчиком температуры . . . . .	98
<b>AD7742</b>	Многоканальный синхронизируемый ПНЧ . . . . .	102
<b>AD1835A</b>	24-разрядный сигма-дельта кодек с двумя АЦП и восемью ЦАП . . . . .	105
<b>AD1955</b>	Высокопроизводительный сигма-дельта ЦАП с функцией SACDH-воспроизведения . . . . .	109
<b>AD5328</b>	8-канальный 12-разрядный ЦАП в 16-выводном корпусе TSSOP . . . . .	113
<b>AD7390</b>	12-разрядный ЦАП с малым потреблением . . . . .	116

**Analog Microelectronics**

Обзор продукции . . . . .	118
<b>AME7106</b> Интегрирующий АЦП на 3.5 десятичных разряда с малым энергопотреблением . . . . .	119

**Analogic**

Обзор продукции . . . . .	123
<b>ADC4325</b> Быстродействующий 16-разрядный АЦП с встроенным устройством выборки и хранения . . . . .	124

**Atmel**

Обзор продукции . . . . .	127
<b>AT84AD001B</b> 2-канальный 8-разрядный АЦП с частотой дискретизации 1 ГГц . . . . .	128

**C&D Technologies**

Обзор продукции . . . . .	134
<b>ADC-321</b> 8-разрядный видео АЦП с частотой дискретизации 50 МГц . . . . .	137
<b>ADS-947</b> 14-разрядный АЦП с частотой дискретизации 10 МГц . . . . .	140
<b>DAC-S</b> 12-разрядный ЦАП с частотой преобразования 100 МГц . . . . .	142

**Cirrus Logic**

Обзор продукции . . . . .	144
<b>CS5510/11/12/13</b> 16- и 20-разрядные дельта-сигма АЦП в 8-выводном корпусе . . . . .	147
<b>CS5531/32/33/34</b> 16- и 24-разрядные дельта-сигма АЦП . . . . .	149

**Exar**

Обзор продукции . . . . .	153
<b>XRD9836</b> 16-разрядный аналоговый интерфейс с попиксельным управлением усилением . . . . .	154
<b>XRD87L99</b> 8-канальный 10-разрядный АЦП с частотой преобразования 2 МГц . . . . .	157

**Fairchild Semiconductor**

Обзор продукции . . . . .	159
<b>TMC1175A</b> 8-разрядный видео АЦП с частотой преобразования 40 МГц . . . . .	161
<b>TMC3003</b> 3-канальный 10-разрядный видео ЦАП с частотой преобразования 80 МГц . . . . .	164
<b>SPT5420</b> 13-разрядный 8-канальный ЦАП . . . . .	167
<b>SPT8100</b> 16-разрядный КМОП АЦП с частотой преобразования 5 МГц . . . . .	170

---

## Микросхемы АЦП и ЦАП

---

### *Fujitsu Microelectronics*

Обзор продукции	173
<b>MB86064</b> 2-канальный 14-разрядный ЦАП с частотой преобразования 1 ГГц	174

### *Intersil*

Обзор продукции	178
<b>HI5960</b> 14-разрядный быстродействующий ЦАП с частотой преобразования 130 МГц	181
<b>HI5828</b> 2-канальный 12-разрядный быстродействующий КМОП ЦАП с частотой преобразования 130 МГц	184
<b>HI7188</b> 8-канальная 16-разрядная прецизионная система сбора данных на основе сигма-дельта АЦП	187
<b>HI7190</b> 24-разрядный высокоточный сигма-дельта АЦП	191

### *Linear Technology*

Обзор продукции	194
<b>LTC1742</b> 14-разрядный малошумящий АЦП с частотой преобразования 65 МГц	200
<b>LTC2433-1</b> 16-разрядный дельта-сигма АЦП с дифференциальным входом	203
<b>LTC2600</b> 8-канальный 16-разрядный ЦАП	206

### *Maxim Integrated Products*

Обзор продукции	209
<b>MAX1121</b> 8-разрядный АЦП с частотой преобразования 250 МГц	226
<b>MAX1290</b> 8-канальный 12-разрядный АЦП с частотой преобразования 400 кГц	229
<b>MAX1246/MAX1247</b> 4-канальный 12-разрядный АЦП с малым потреблением	232
<b>MAX1338</b> 4-канальный 14-разрядный программируемый многодиапазонный АЦП	236
<b>MX7705</b> 2-канальный 16-разрядный сигма-дельта АЦП с малым потреблением энергии	240
<b>MAX1407</b> 4-канальная 16-разрядная система сбора данных на основе сигма-дельта АЦП	244
<b>MAX5352</b> 12-разрядный ЦАП с последовательным интерфейсом	248
<b>MAX1499</b> АЦП на 4.5 десятичных разряда с драйверами светодиодов и интерфейсом микропроцессора	250

### *Maxwell Technologies*

Обзор продукции	254
<b>9042</b> 12-разрядный АЦП с частотой преобразования 41 МГц	255
<b>8143</b> 12-разрядный последовательный ЦАП	258

### *Micro Analog Systems*

Обзор продукции	260
<b>MAS9187</b> 12-канальный 8-разрядный ЦАП	261

### *Microchip*

Обзор продукции	263
<b>ТС850</b> 15-разрядный быстродействующий интегрирующий КМОП АЦП	265
<b>ТС3405</b> 4-канальный 16-разрядный сигма-дельта АЦП с малой потребляемой мощностью	268
<b>МСР4922</b> 2-канальный 12-разрядный ЦАП с SPI-совместимым интерфейсом	270
<b>ТС9400/9401/9402</b> Преобразователи напряжение — частота и частота — напряжение	272

**Micro Networks**

Обзор продукции	275
<b>MN6500</b> 16-разрядный АЦП с встроенным УВХ и частотой дискретизации 100 кГц	277
<b>MN3395</b> 20-разрядный ЦАП со схемой подавления выбросов	280

**National Semiconductor**

Обзор продукции	282
<b>ADC10664</b> 10-разрядный АЦП с входным мультиплексором и встроенным УВХ	286
<b>ADC12048</b> 8-канальный 12-разрядный АЦП с частотой дискретизации 216 кГц	288
<b>CLC5957</b> 12-разрядный широкополосный АЦП с частотой преобразования 70 МГц	291
<b>DAC14135</b> 14-разрядный ЦАП с частотой преобразования 135 МГц	293
<b>LM12458</b> 8-канальная 12-разрядная система сбора данных с автокалибровкой	295

**NEC Electronics**

Обзор продукции	299
<b>μPD63210</b> 16-разрядный ЦАП с встроенным цифровым фильтром для аудиосистем	300

**Philips Semiconductors**

Обзор продукции	302
<b>TDA8776A</b> 10-разрядный ЦАП с частотой преобразования 1000 МГц	303
<b>TDA8768B</b> 12-разрядный АЦП с частотой преобразования 80 МГц	305

**Renesas Technology**

Обзор продукции	308
<b>M62301</b> 4-канальный 10...12-разрядный интегрирующий АЦП	310
<b>M62382FP</b> 4-канальный 12-разрядный умножающий ЦАП	312
<b>M62398</b> 12-канальный 8-разрядный ЦАП с шиной I <sup>2</sup> C и буферными усилителями	315

**Semtech**

Обзор продукции	317
<b>Edge6420</b> 64-канальный ЦАП для аппаратуры автоматического контроля	318

**Sony Semiconductors**

Обзор продукции	323
<b>CXA3286R</b> 8-разрядный параллельный АЦП с частотой преобразования 160 МГц	324
<b>CXA3197R</b> 2-канальный 10-разрядный ЦАП с частотой преобразования 125 МГц	328

**STMicroelectronics**

Обзор продукции	332
<b>TSA1002</b> 10-разрядный АЦП с частотой дискретизации 50 МГц и потребляемой мощностью 50 мВт	333
<b>TSA1203</b> 2-канальный 12-разрядный АЦП с частотой преобразования 40 МГц	335
<b>TSA1401</b> 14-разрядный АЦП с частотой преобразования 20 МГц	338

***Texas Components***

Обзор продукции	341
<b>TX5309</b> Сигма-дельта ЦАП с малой потребляемой мощностью	342

***Texas Instruments***

Обзор продукции	344
<b>ADS1110</b> 16-разрядный дельта-сигма АЦП с встроенным ИОН	356
<b>ADS1256</b> 8-канальный 24-разрядный дельта-сигма АЦП с чрезвычайно малым уровнем шумов	358
<b>ADS7881</b> 12-разрядный АЦП последовательного приближения с частотой преобразования 4 МГц	361
<b>ADS8325</b> 16-разрядный быстродействующий микромощный АЦП	364
<b>ADS5410</b> 12-разрядный АЦП с частотой преобразования 80 МГц	367
<b>ADS5500</b> 14-разрядный АЦП с частотой преобразования 125 МГц	370
<b>DAC7512</b> 12-разрядный ЦАП с последовательным входом и выходом по напряжению	373
<b>DAC5686</b> 2-канальный интерполирующий 16-разрядный ЦАП с частотой обновления данных 500 МГц	375
<b>DAC7731</b> 16-разрядный ЦАП с последовательным входом и выходом по напряжению	380

***Thaler***

Обзор продукции	384
<b>ADC180</b> Программируемый интегрирующий АЦП	385

***Wolfson Microelectronics***

Обзор продукции	388
<b>WM0834/WM0838</b> 8-разрядный АЦП с последовательным интерфейсом и входным мультиплексором	390
<b>WM8725</b> Стерео ЦАП с отношением сигнал/шум 99 дБ	395

***Альфа***

Обзор продукции	398
-----------------	-----

***Ангстрем***

Обзор продукции	400
-----------------	-----

***Микрон***

Обзор продукции	401
-----------------	-----

***Пульсар***

Обзор продукции	402
-----------------	-----

***РТК Импекс***

Обзор продукции	403
-----------------	-----

***Сапфир***

Обзор продукции	404
-----------------	-----

Часть 2. **ОТЕЧЕСТВЕННЫЕ МИКРОСХЕМЫ АЦП и ЦАП И ИХ АНАЛОГИ**  
(полностью размещена на компакт-диске)

Перечень отечественных микросхем ..... 406

**Аналого-цифровые преобразователи**

Сводная таблица АЦП .....	408, CD
<b>427ПВ1</b> 14-разрядный АЦП .....	CD
<b>MN5260</b> 14-разрядный АЦП .....	CD
<b>427ПВ2</b> 12-, 14-, 16-разрядные АЦП напряжений вращающихся трансформаторов .....	CD
<b>572ПВ1</b> 12-разрядный АЦП .....	CD
<b>572ПВ2/5, 1175ПВ2/5</b> АЦП на 3.5 десятичных разряда с выходом на семисегментный индикатор. . . . .	CD
<b>572ПВ3</b> 8-разрядный АЦП с интерфейсом микропроцессора .....	CD
<b>572ПВ4</b> 8-канальная 8-разрядная система сбора данных .....	CD
<b>572ПВ6</b> АЦП на 4.5 десятичных разряда, сопрягаемый с семисегментными индикаторами. . . . .	CD
<b>572ПВ7, 572ПВ8</b> АЦП на 3.5 десятичных разряда с выходом на семисегментный индикатор .....	CD
<b>572ПВ9, 572ПВ10</b> АЦП на 3.5 десятичных разряда с выходом на семисегментный индикатор. . . . .	CD
<b>572ПВ11, 572ПВ12</b> АЦП на 2.5 десятичных разряда с выходом на семисегментный индикатор .....	CD
<b>1107ПВ1, 1132ПВ1</b> 6-разрядный АЦП .....	CD
<b>TDC1014</b> 6-разрядный видео АЦП с частотой дискретизации 25 МГц. . . . .	CD
<b>1107ПВ2</b> 8-разрядный АЦП .....	CD
<b>TDC1007</b> 8-разрядный видео АЦП с частотой дискретизации 20 МГц. . . . .	CD
<b>1107ПВ3</b> 6-разрядный АЦП с частотой преобразования до 100 МГц .....	CD
<b>AD5010/AD6020</b> 6-разрядный АЦП с частотой преобразования до 100 МГц .....	CD
<b>1107ПВ4</b> 8-разрядный АЦП с частотой преобразования до 100 МГц .....	CD
<b>TDC1025</b> 8-разрядный АЦП с частотой дискретизации 50 МГц .....	CD
<b>1107ПВ5</b> 6-разрядный АЦП с частотой преобразования до 100 МГц .....	CD
<b>SDA5200</b> 6-разрядный АЦП с частотой преобразования 100 МГц .....	CD
<b>1107ПВ6</b> 10-разрядный АЦП с частотой преобразования 15 МГц .....	CD
<b>TDC1019</b> 9-разрядный видео АЦП с частотой дискретизации 18 МГц. . . . .	CD
<b>1107ПВ7</b> 8-разрядный широкополосный АЦП с частотой преобразования 100 МГц .....	CD
<b>SDA8010</b> 8-разрядный АЦП с частотой преобразования 100 МГц .....	CD
<b>1107ПВ8</b> 8-разрядный широкополосный АЦП с частотой преобразования 125 МГц .....	CD
<b>HA DC77100</b> 8-разрядный параллельный АЦП с частотой дискретизации 150 МГц. . . . .	CD
<b>1107ПВ9</b> 10-разрядный АЦП с частотой преобразования 50 МГц .....	CD
<b>1108ПВ1</b> 10-разрядный АЦП с временем преобразования 1 мкс. . . . .	CD
<b>TDC1013</b> 10-разрядный АЦП с временем преобразования 1 мкс. . . . .	CD
<b>1108ПВ2</b> 12-разрядный АЦП с временем преобразования 2 мкс. . . . .	CD
<b>Am6112</b> 12-разрядный АЦП с интерфейсом микропроцессора .....	CD
<b>1108ПВ3</b> 14-разрядный АЦП с временем преобразования 3 мкс. . . . .	CD
<b>1113ПВ1</b> 10-разрядный АЦП с интерфейсом микропроцессора .....	CD
<b>AD571</b> 10-разрядный АЦП .....	CD
<b>1113ПВ2</b> 16-разрядный АЦП с интерфейсом микропроцессора .....	CD
<b>1126ПВ1</b> Двухканальный 8-разрядный АЦП .....	CD
<b>1160ПВ1</b> 12-разрядный АЦП с частотой преобразования 5 МГц .....	CD
<b>1446ПВ1</b> 10-разрядный АЦП с интерфейсом микропроцессора .....	CD
<b>MAX151</b> 10-разрядный АЦП с частотой преобразования 300 кГц. . . . .	CD
<b>1523ПВ1</b> 6-разрядный КМОП/КНС АЦП с малым энергопотреблением .....	CD

## Микросхемы АЦП и ЦАП

<b>СА3306</b>	6-разрядный АЦП с частотой преобразования 15 МГц	CD
<b>1523ПВ2</b>	8-разрядный АЦП с малым энергопотреблением	CD
<b>СА3318</b>	8-разрядный АЦП с частотой преобразования 15 МГц	CD

### *Цифро-аналоговые преобразователи*

Сводная таблица ЦАП	412,	CD
<b>252ПА1</b>	8-разрядный декодирующий преобразователь положительных токов	CD
<b>252ПА2</b>	8-разрядный декодирующий преобразователь отрицательных токов	CD
<b>252ПА3</b>	10-разрядный декодирующий преобразователь отрицательных токов	CD
<b>417ПА1, 417ПА2</b>	Функционально полный 12-разрядный ЦАП	CD
<b>DAC1118</b>	12-разрядный ЦАП с временем установления 4 мкс	CD
<b>427ПА1</b>	Умножающий 15-разрядный ЦАП	CD
<b>DAC707</b>	16-разрядный ЦАП с интерфейсом микропроцессора	CD
<b>427ПА2</b>	16-разрядный умножающий ЦАП	CD
<b>DAC370</b>	18-разрядный умножающий ЦАП с регистром памяти	CD
<b>427ПА3</b>	18-разрядный ЦАП	CD
<b>DAC377</b>	Полный буферизованный 18-разрядный ЦАП	CD
<b>427ПА4</b>	16-разрядный умножающий ЦАП	CD
<b>427ПА5</b>	18-разрядный функционально полный ЦАП с выходом по напряжению	CD
<b>572ПА1</b>	Перемножающий 10-разрядный ЦАП	CD
<b>AD7520</b>	10-разрядный перемножающий ЦАП	CD
<b>572ПА2</b>	12-разрядный перемножающий ЦАП	CD
<b>AD7522</b>	10-разрядный умножающий КМОП ЦАП с буферизованным входом	CD
<b>572ПА3</b>	Прецизионный 16-разрядный ЦАП	CD
<b>ICL7145</b>	16-разрядный умножающий ЦАП, совместимый с микропроцессором	CD
<b>572ПА5</b>	Двухканальный умножающий 8-разрядный ЦАП	CD
<b>AD7528</b>	Двухканальный 8-разрядный буферизованный перемножающий ЦАП	CD
<b>572ПА6, AS7533</b>	Прецизионный 10-разрядный ЦАП	CD
<b>AD7533</b>	10-разрядный перемножающий ЦАП	CD
<b>572ПА7</b>	Перемножающий 12-разрядный ЦАП	CD
<b>AD7541A</b>	12-разрядный монолитный перемножающий ЦАП	CD
<b>594ПА1, 1108ПА1</b>	12-разрядный ЦАП двоичного параллельного цифрового кода в постоянный ток	CD
<b>AD562</b>	12-разрядный цифро-аналоговый преобразователь	CD
<b>817ПА1</b>	Цифро-аналоговый преобразователь	CD
<b>849ПА1</b>	14...16-разрядный ЦАП для установки электронно-лучевой литографии	CD
<b>DAC1136</b>	16-разрядный ЦАП	CD
<b>1051ПА1</b>	Схема управления регулировками по шине I <sup>2</sup> C	CD
<b>TDA8444</b>	8-канальный 6-разрядный ЦАП, управляемый по шине I <sup>2</sup> C	CD
<b>1108ПА2</b>	8-разрядный ЦАП	CD
<b>AD558</b>	Полный 8-разрядный ЦАП с интерфейсом микропроцессора	CD
<b>1108ПА3</b>	6-разрядный ЦАП	CD
<b>MC1506</b>	6-разрядный перемножающий ЦАП	CD
<b>1113ПА1</b>	12-разрядный функционально законченный ЦАП с интерфейсом микропроцессора	CD
<b>AD3860</b>	12-разрядный функционально законченный ЦАП с выходом по напряжению	CD
<b>1113ПА2</b>	Полупроводниковая СБИС функционально законченного ЦАП на 16 двоичных разрядов	CD
<b>1118ПА1</b>	Быстродействующий 8-разрядный ЦАП	CD
<b>MC10318</b>	Быстродействующий 8-разрядный ЦАП	CD
<b>1118ПА2</b>	Быстродействующий 10-разрядный ЦАП	CD
<b>TDC1016</b>	10-разрядный видео ЦАП	CD

<b>1118ПА3</b>	Быстродействующий 8-разрядный ЦАП . . . . .	CD
<b>AD9768</b>	Быстродействующий интегральный ЦАП . . . . .	CD
<b>1118ПА4</b>	Быстродействующий 10-разрядный ЦАП . . . . .	CD
<b>СХ20051А</b>	10-разрядный ЦАП с частотой преобразования 30 МГц и ЭСЛ-входом . . . . .	CD
<b>1118ПА6</b>	Быстродействующий 10-разрядный ЦАП . . . . .	CD
<b>СХ20201/20202</b>	10/9/8-разрядный ЦАП с частотой преобразования 160 МГц . . . . .	CD
<b>1148ПА1</b>	10-разрядный ЦАП . . . . .	CD
<b>1523ПА1</b>	10-разрядный быстродействующий ЦАП . . . . .	CD
<b>6100ПА1</b>	8-разрядный ЦАП с временем установления 1 нс . . . . .	CD
<b>TQ6112</b>	8-разрядный ЦАП . . . . .	CD
<b>М2ПАЦ4171</b>	Прецизионный 17-разрядный ЦАП . . . . .	CD
<b>У2ПА2091</b>	Высоколинейный малоразрядный цифро-аналоговый преобразователь . . . . .	CD

***Микросхемы для построения АЦП***

Сводная таблица . . . . .	417, CD	
<b>572ПП1</b>	Аналоговые ключи и цифровая часть для построения ЦАП и АЦП . . . . .	CD
<b>572ПП2</b>	Аналоговые ключи и цифровая часть для прецизионного 14/16-разрядного АЦП . . . . .	CD
<b>ICL7104</b>	Аналоговые ключи и цифровая часть для прецизионного 14/16-разрядного АЦП . . . . .	CD
<b>1108ПП2</b>	Аналоговая часть прецизионного 14/16-разрядного АЦП . . . . .	CD
<b>ICL8068</b>	Аналоговая часть прецизионного 14/16-разрядного АЦП . . . . .	CD

***Преобразователи напряжение — частота***

Сводная таблица ПНЧ . . . . .	418, CD	
<b>1108ПП1, 1143ПП1</b>	Преобразователь напряжение — частота и частота — напряжение . . . . .	CD
<b>VFC32</b>	Преобразователь напряжение — частота и частота — напряжение . . . . .	CD
<b>UA02ПП1</b>	Преобразователь напряжение — частота и частота — напряжение с встроенным ОУ . . . . .	CD
<b>LM331</b>	Преобразователь напряжение — частота и частота — напряжение . . . . .	CD

***Устройства выборки и хранения***

Сводная таблица УВХ . . . . .	419, CD	
<b>1100СК2</b>	Устройство выборки и хранения . . . . .	CD
<b>LF398</b>	Устройство выборки и хранения . . . . .	CD
<b>1100СК3</b>	Строблируемый операционный усилитель для построения устройств выборки и хранения . . . . .	CD
<b>1100СК4</b>	Быстродействующее устройство выборки и хранения . . . . .	CD
<b>1100СК5</b>	Быстродействующее устройство выборки и хранения . . . . .	CD
<b>1103СК1</b>	Быстродействующее устройство выборки и хранения . . . . .	CD
<b>AD783</b>	Быстродействующее устройство выборки и хранения . . . . .	CD
<b>1103СК2</b>	Быстродействующее устройство выборки и хранения . . . . .	CD
<b>SNС600</b>	Быстродействующее устройство выборки и хранения . . . . .	CD
<b>1103СК3</b>	Быстродействующее устройство выборки и хранения . . . . .	CD
<b>SNС605</b>	Быстродействующее устройство выборки и хранения . . . . .	CD

<b>Материалы, размещенные на компакт-диске . . . . .</b>	420
<b>Список литературы . . . . .</b>	421
<b>Список сокращений . . . . .</b>	422
<b>Список условных обозначений . . . . .</b>	423
<b>Алфавитный перечень микросхем . . . . .</b>	423



# ПРЕДИСЛОВИЕ

Быстрое развитие цифровой техники и цифровых методов обработки сигналов определяет современные тенденции в разработке самых разнообразных устройств и приборов, при этом значительная роль принадлежит аналого-цифровому и цифро-аналоговому преобразованию. Оно широко используется во всех областях радиоэлектроники, в различной измерительной и контрольной аппаратуре, системах связи, применяется в радиовещании и телевидении.

Цель издания настоящего справочника из серии «Интегральные микросхемы» — предоставить разработчикам и техническим специалистам наиболее полную информацию по всему спектру микросхем АЦП и ЦАП, устройств выборки и хранения (УВХ), систем сбора данных, а также преобразователей напряжение — частота (ПНЧ) и частота — напряжение (ПЧН).

По сравнению с первым выпуском справочника «Микросхемы для аналого-цифрового преобразования и средств мультимедиа», вышедшим в 1996 году, в котором были представлены микросхемы АЦП серий 572 и 1175, а также их аналоги, настоящее издание существенно расширено. Помимо микросхем АЦП, в него вошли ЦАП, УВХ, ПНЧ и ПЧН. Основу книги составляют современные микросхемы, выпускаемые ведущими зарубежными фирмами. К справочнику прилагается компакт-диск.

Книга содержит введение и две основные части: «Обзор современных микросхем АЦП и ЦАП» и «Отечественные микросхемы АЦП и ЦАП и их аналоги».

Введение знакомит читателя с принципами работы цифро-аналоговых и аналого-цифровых преобразователей (ЦАП и АЦП), систем сбора данных, преобразователей напряжение — частота и устройств выборки и хранения информации. Здесь же дается классификация современных ИС АЦП, ЦАП, ПНЧ и УВХ, приводятся основные параметры микросхем и рассматриваются особенности их применения.

Первая часть книги представляет собой обзор современных микросхем АЦП и ЦАП практически всех зарубежных и отечественных производителей. При этом для каждой фирмы в табличной форме приводится полный список выпускаемых в настоящее время АЦП, ЦАП, УВХ, ПНЧ и систем сбора данных с указанием основных параметров.

Часть приборов, которые, по мнению составителей справочника, являются наиболее перспективными, рассматривается более подробно — для них дается краткое описание, особенности, список типономиналов, цоколевка, структурная схема и типовая схема включения, основные электрические параметры и предельно-допустимые режимы эксплуатации. При выборе микросхем для данной части книги учитывались современные тенденции по снижению энергопотребления, повышению точности преобразования, а также все более широкому применению цифровых методов обработки сигналов. Подробные описания приводятся на микросхемы, предназначенные преимущественно для применения в контрольно-измерительных приборах и быстродействующих устройствах, системах сбора и обработки данных и приборах с малым потреблением энергии для систем с автономным питанием. Кроме того, на компакт-диске записаны pdf-файлы оригиналов спецификаций (data sheets) на все микросхемы, указанные в сводных таблицах этой части книги.

Вторая часть «Отечественные микросхемы АЦП и ЦАП и их аналоги» состоит из пяти разделов: «Аналого-цифровые преобразователи», «Цифро-аналоговые преобразователи», «Микросхемы для построения АЦП», «Преобразователи напряжение — частота» и «Устройства выборки и хранения». Это своего рода энциклопедия по отечественным микросхемам для цифро-аналогового и аналого-цифрового преобразования. Хотя многие микросхемы уже сняты с производства, они все еще присутствуют на рынке и поэтому тоже включены в данный справочник. В самой книге представлены только сводные таблицы по указанным разделам, а полный материал данной части, включающий описания и технические характеристики отечественных ИС и их зарубежных аналогов или прототипов, содержится в электронной версии на прилагаемом к справочнику компакт-диске.

Материалы для введения и раздела 2 второй части подготовлены Воловичем Г.И., для первой части и разделов 1 и 3...5 второй части — Ежовым В.Б.

Справочник предназначен для специалистов, разрабатывающих радиоэлектронную аппаратуру, а также для широкого круга радиолюбителей и студентов технических вузов.

# ВВЕДЕНИЕ

## 1. ЦИФРО-АНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ

### 1.1. ОБЩИЕ СВЕДЕНИЯ

Цифро-аналоговый преобразователь (ЦАП) предназначен для преобразования числа, определенного, как правило, в виде двоичного кода, в напряжение или ток, пропорциональные значению цифрового кода. Схемотехника цифро-аналоговых преобразователей весьма разнообразна. На **Рис. 1** представлена классификационная схема ЦАП по схемотехническим признакам. Кроме этого, ИС цифро-аналоговых преобразователей классифицируются по следующим характеристикам:

- По виду выходного сигнала: с токовым выходом и выходом в виде напряжения.
- По типу цифрового интерфейса: с последовательным вводом и с параллельным вводом.
- По числу ЦАП на кристалле: одноканальные и многоканальные.
- По быстродействию: умеренного и высокого быстродействия.

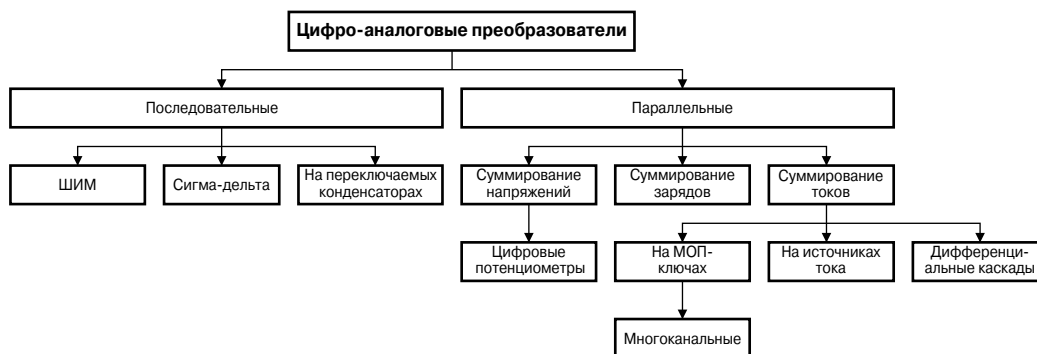


Рис. 1. Классификация ЦАП

### 1.2. ПОСЛЕДОВАТЕЛЬНЫЕ ЦАП

#### 1.2.1. ЦАП С ШИРотно-ИМПУльСНОЙ МОДУляЦИЕЙ

Очень часто ЦАП входит в состав микропроцессорных систем. В этом случае, если не требуется высокое быстродействие, цифро-аналоговое преобразование может быть очень просто осуществлено с помощью широтно-импульсной модуляции (ШИМ). Схема ЦАП с ШИМ приведена на **Рис. 2а**.

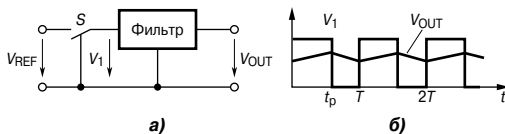


Рис. 2. ЦАП с широтно-импульсной модуляцией: а — структурная схема; б — временная диаграмма

Наиболее просто организуется цифро-аналоговое преобразование в том случае, если микроконтроллер имеет встроенную функцию широтно-импульсного преобразования (например, AT90S8515 фирмы Atmel или 87C51GB фирмы Intel). Выход ШИМ управляет ключом  $S$ . В зависимости от заданной разрядности преобразования (для контроллера AT90S8515 возможны режимы 8, 9 и 10 разрядов)

контроллер с помощью своего таймера/счетчика формирует последовательность импульсов, относительная длительность которых  $\gamma = t_p/T$  определяется соотношением

$$\gamma = \frac{D}{2^N}, \quad (1)$$

где  $N$  — разрядность преобразования, а  $D$  — преобразуемый код. Фильтр нижних частот сглаживает импульсы, выделяя среднее значение напряжения. В результате выходное напряжение преобразователя

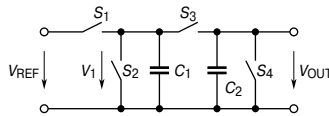
$$V_{OUT} = \gamma V_{REF} = \frac{DV_{REF}}{2^N}. \quad (2)$$

Рассмотренная схема обеспечивает почти идеальную линейность преобразования, не содержит прецизионных элементов (за исключением источника опорного напряжения). Основной ее недостаток — низкое быстродействие.

#### 1.2.2. ПОСЛЕДОВАТЕЛЬНЫЙ ЦАП НА ПЕРЕКЛЮЧАЕМЫХ КОНДЕНСАТОРАХ

Рассмотренная выше схема ЦАП с ШИМ вначале преобразует цифровой код во временной интервал, который формируется с помощью двоичного счетчика квант за

квантом, поэтому для получения  $N$ -разрядного преобразования необходимы  $2^N$  временных квантов (тактов). Схема последовательного ЦАП, приведенная на **Рис. 3**, позволяет выполнить цифро-аналоговое преобразование за значительно меньшее число тактов.



**Рис. 3.** Схема последовательного ЦАП на переключаемых конденсаторах

В этой схеме емкости конденсаторов  $C_1$  и  $C_2$  равны. Перед началом цикла преобразования конденсатор  $C_2$  разряжается ключом  $S_4$ . Входное двоичное слово задается в виде последовательного кода. Его преобразование осуществляется последовательно, начиная с младшего разряда  $d_0$ . Каждый такт преобразования состоит из двух полутактов. В первом полутакте конденсатор  $C_1$  заряжается до опорного напряжения  $V_{REF}$  при  $d_0 = 1$  посредством замыкания ключа  $S_1$  или разряжается до нуля при  $d_0 = 0$  путем замыкания ключа  $S_2$ . Во втором полутакте при разомкнутых ключах  $S_1$ ,  $S_2$  и  $S_4$  замыкается ключ  $S_3$ , что вызывает деление заряда пополам между  $C_1$  и  $C_2$ . В результате получаем

$$V_1(0) = V_{OUT}(0) = (d_0/2)V_{REF}. \quad (3)$$

Пока на конденсаторе  $C_2$  сохраняется заряд, процедура заряда конденсатора  $C_1$  должна быть повторена для следующего разряда  $d_1$  входного слова. После нового цикла перезарядки напряжение на конденсаторах будет составлять

$$V_{OUT}(1) = V_1(1) = \frac{(d_1 + d_0/2)V_{REF}}{2} = \frac{(2d_1 + d_0)V_{REF}}{4}. \quad (4)$$

Точно также выполняется преобразование для остальных разрядов слова. В результате для  $N$ -разрядного ЦАП выходное напряжение будет равно

$$V_{OUT}(N-1) = V_1(N-1) = \frac{V_{REF}}{2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{V_{REF}}{2^N} D. \quad (5)$$

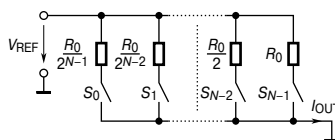
Если требуется сохранять результат преобразования сколь-нибудь продолжительное время, к выходу схемы следует подключить устройство выборки и хранения (УВХ). После окончания цикла преобразования следует провести цикл выборки, перевести УВХ в режим хранения и вновь начать преобразование.

Таким образом, представленная схема выполняет преобразование входного кода за  $2N$  квантов, что значительно меньше, чем у ЦАП с ШИМ. Здесь требуется только два согласованных конденсатора небольшой емкости. Конфигурация аналоговой части схемы не зависит от разрядности преобразуемого кода. Однако по быстродействию последовательный ЦАП значительно уступает параллельным цифро-аналоговым преобразователям, что ограничивает область его применения.

### 1.3. ПАРАЛЛЕЛЬНЫЕ ЦАП

#### 1.3.1. ЦАП С СУММИРОВАНИЕМ ВЕСОВЫХ ТОКОВ

Большинство схем параллельных ЦАП основано на суммировании токов, пропорциональных весу цифровых двоичных разрядов, причем должны суммироваться только токи тех разрядов, значения которых равны 1. Пусть, например, требуется преобразовать двоичный четырехразрядный код в аналоговый сигнал тока. У четвертого, старшего значащего разряда (СЗР, или MSB от Most Significant Bit) вес будет равен  $2^3 = 8$ , у третьего разряда —  $2^2 = 4$ , у второго —  $2^1 = 2$  и у младшего (МЗР, или LSB от Least Significant Bit) —  $2^0 = 1$ . Если вес МЗР  $I_{LSB} = 1$  мА, то  $I_{MSB} = 8$  мА, а максимальный выходной ток преобразователя  $I_{OUT}(\max) = 15$  мА и соответствует коду  $1111_2$ . Понятно, что коду  $1001_2$  будет соответствовать  $I_{OUT} = 9$  мА. Следовательно, требуется построить схему, обеспечивающую генерацию и коммутацию по заданным законам точных весовых токов. Простейшая схема, реализующая указанный принцип, приведена на **Рис. 4**.



**Рис. 4.** Простейшая схема ЦАП с суммированием весовых токов

Сопротивления резисторов выбирают так, чтобы при замкнутых ключах через них протекал ток, соответствующий весу разряда. Ключ должен быть замкнут тогда, когда

соответствующий ему разряд входного слова равен единице. Выходной ток определяется соотношением

$$I_{OUT} = \frac{V_{REF}}{R_0} \sum_{k=0}^{N-1} d_k 2^k = \frac{V_{REF}}{R_0} D.$$

При высокой разрядности ЦАП токозадающие резисторы должны быть согласованы с высокой точностью. Наиболее жесткие требования по точности предъявляются к резисторам старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивлений в  $k$ -м разряде должен быть меньше, чем

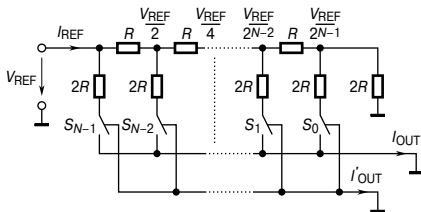
$$\Delta R/R = 2^{-k}.$$

Из этого условия следует, что разброс сопротивления резистора, например, в четвертом разряде не должен превышать 3%, а в десятом разряде — 0.05%.

Рассмотренная схема при всей ее простоте обладает целым рядом недостатков. Во-первых, при различных входных кодах ток, потребляемый от источника опорного напряжения (ИОН), будет различным, а это повлияет на величину выходного напряжения ИОН. Во-вторых, значения сопротивлений весовых резисторов могут различаться в тысячи раз, а это делает весьма затруднительной реализацию этих резисторов в полупроводниковых ИС. Кроме того, сопротивление резисторов старших разрядов в много-разрядных ЦАП может быть соизмеримым с сопротивлением замкнутого ключа, а это приведет к погрешности преобразования. В-третьих, в этой схеме к разомкнутым

ключам прикладывается значительное напряжение, что усложняет их построение.

Эти недостатки устранены в разработанной фирмой Analog Devices в 1973 г. микросхеме ЦАП AD7520 (отечественный аналог 572ПА1), которая в настоящее время является, по существу, промышленным стандартом (по ней выполнены многие серийные модели ЦАП). Указанная схема представлена на **Рис. 5**. В качестве ключей здесь используются МОП-транзисторы.



**Рис. 5.** Схема ЦАП с переключателями и матрицей R-2R

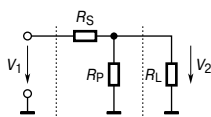
В этой схеме задание весовых коэффициентов ступеней преобразователя осуществляют путем последовательного деления опорного напряжения с помощью резистивной матрицы постоянного импеданса. Основным элементом такой матрицы представляет собой делитель напряжения (**Рис. 6**), который должен удовлетворять следующему условию: если он нагружен на сопротивление  $R_L$ , то его входное сопротивление  $R_{IN}$  также должно принимать значение  $R_L$ . Коэффициент ослабления цепи  $\alpha = V_2/V_1$  при этой нагрузке должен иметь заданное значение. При выполнении этих условий получаем следующие выражения для сопротивлений:

$$R_P = \frac{\alpha}{1-\alpha} R_L, \quad R_S = (1-\alpha) R_L. \quad (6)$$

При двоичном кодировании  $\alpha = 0.5$ . Если положить  $R_L = 2R$ , то

$$R_S = R, \quad R_P = 2R \quad (7)$$

в соответствии с **Рис. 5**.



**Рис. 6.** Построение ступени матрицы R-2R

Поскольку в любом положении переключателей  $S_k$  они соединяют нижние выводы резисторов с общей шиной схемы, источник опорного напряжения нагружен на постоянное входное сопротивление  $R_{IN} = R$ . Это гарантирует неизменность опорного напряжения при любом входном коде ЦАП.

Согласно **Рис. 5**, выходные токи схемы определяются соотношениями

$$I_{OUT} = \frac{V_{REF}}{R \cdot 2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{V_{REF}}{R \cdot 2^N} D, \quad (8)$$

$$I'_{OUT} = \frac{V_{REF}}{R \cdot 2^N} \sum_{k=0}^{N-1} \bar{d}_k 2^k = \frac{V_{REF}}{R \cdot 2^N} \bar{D}, \quad (9)$$

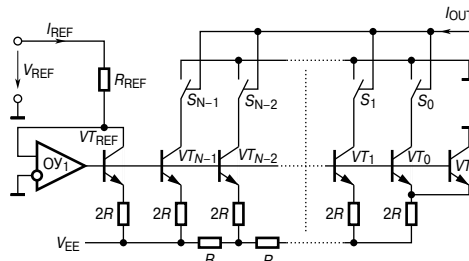
а входной ток

$$I_{IN} = I_{OUT} + I'_{OUT} + \frac{V_{REF}}{R \cdot 2^N} = \frac{V_{REF}}{R}. \quad (10)$$

Поскольку нижние выводы резисторов 2R-матрицы при любом состоянии переключателей  $S_k$  соединены с общей шиной схемы через низкое сопротивление замкнутых ключей, напряжения на ключах всегда небольшие, в пределах нескольких милливольт. Это упрощает построение ключей и схем управления ими и позволяет использовать опорное напряжение из широкого диапазона, в том числе и различной полярности. Поскольку выходной ток ЦАП зависит от  $V_{REF}$  линейно (см. (8)), преобразователи такого типа можно использовать для умножения аналогового сигнала (подавая его на вход опорного напряжения) на цифровой код. Такие ЦАП называют *перемножающими*.

Точность этой схемы снижает то обстоятельство, что для ЦАП, имеющих высокую разрядность, необходимо согласовывать сопротивления  $R_0$  ключей с разрядными токами. Особенно это важно для ключей старших разрядов. Например, в ЦАП AD7520 ключевые МОП-транзисторы шести старших разрядов сделаны разными по площади и их сопротивление  $R_0$  нарастает согласно двоичному коду (20, 40, 80, 160, 320, 640 Ом). Таким способом уравниваются (с точностью до 10 мВ) падения напряжения на ключах первых шести разрядов, что обеспечивает монотонность и линейность переходной характеристики ЦАП.

**ЦАП на источниках тока** обладают более высокой точностью. В отличие от предыдущего варианта, в котором весовые токи формируются резисторами сравнительно небольшого сопротивления и, как следствие, зависят от сопротивления ключей и нагрузки, в данном случае весовые токи обеспечиваются транзисторными источниками тока, имеющими высокое динамическое сопротивление. Упрощенная схема ЦАП на источниках тока приведена на **Рис. 7**.



**Рис. 7.** Схема ЦАП на источниках тока

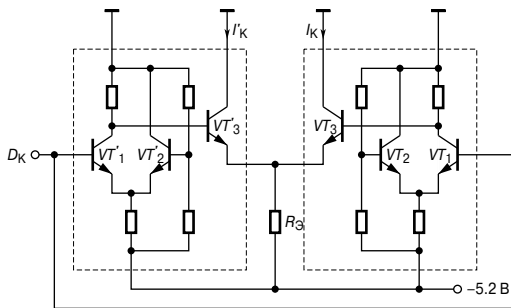
Весовые токи формируются с помощью резистивной матрицы. Потенциалы баз транзисторов одинаковы, а чтобы были равны и потенциалы эмиттеров всех транзисторов, площади их эмиттеров делают различными в соответствии с весовыми коэффициентами. Правый резистор матрицы подключен не к общей шине, как в схеме на **Рис. 5**, а к двум включенным параллельно одинаковым транзисторам  $VT_0$  и  $VT_L$ , в результате чего ток через  $VT_0$  равен половине тока через  $VT_L$ . Входное напряжение для ре-

зистивной матрицы создается с помощью опорного транзистора  $VT_{REF}$  и операционного усилителя  $OU_1$ , выходное напряжение которого устанавливается таким, что коллекторный ток транзистора  $VT_{REF}$  принимает значение  $I_{REF}$ . Выходной ток для  $N$ -разрядного ЦАП

$$I_{OUT} = \frac{I_{REF}}{2^N} D. \quad (11)$$

Типичными примерами ЦАП на источниках тока являются AD565, 594ПА1, 1108ПА1.

В качестве переключателей тока  $S_k$  часто используются биполярные дифференциальные каскады, в которых транзисторы работают в активном режиме. Это позволяет сократить время установления до единиц или даже долей наносекунд. Схема переключателя тока на дифференциальных усилителях приведена на **Рис. 8**.



**Рис. 8.** Переключатель тока на дифференциальных усилителях

Дифференциальные каскады  $VT_1-VT_2$  и  $VT_3-VT_4$  образованы из стандартных ЭСЛ-вентилей. Ток  $I_K$ , протекающий через вывод коллектора выходного эмиттерного повторителя, является выходным током ячейки.

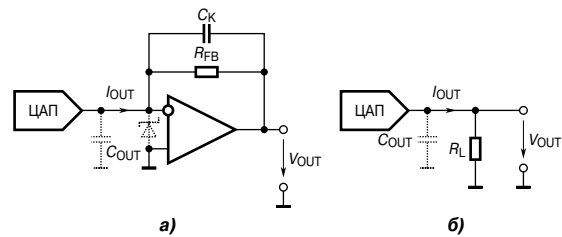
Если на цифровой вход  $D_k$  подается напряжение ВЫСОКОГО уровня, то транзистор  $VT_3$  открывается, а транзистор  $VT_4$  закрывается. Выходной ток определяется выражением

$$I_K \approx \frac{(5.2 - 0.9) В}{R_{REF}}$$

Точность значительно повышается, если резистор  $R_{REF}$  заменить источником постоянного тока, как в схеме на **Рис. 7**. Благодаря симметрии схемы существует возможность формирования двух выходных токов — прямого и инверсного. Наиболее быстродействующие модели подобных ЦАП имеют входные ЭСЛ-уровни. Примером может служить 12-разрядный ЦАП MAX555, имеющий время установления 4 нс до уровня 0.1%. Другие примеры: 10-разрядный ЦАП 1118ПА6 с временем установления 10 нс и 8-разрядный арсенид-галлиевый ЦАП 6100ПА1А с временем установления 1 нс. Поскольку выходные сигналы таких ЦАП захватывают радиочастотный диапазон, они обычно имеют выходное сопротивление 50 или 75 Ом, которое должно быть согласовано с волновым сопротивлением кабеля, подключаемого к выходу преобразователя.

**Формирование выходного сигнала в виде напряжения.** Существует несколько способов формирования выходного напряжения для ЦАП с суммированием весовых токов. Два из них показаны на **Рис. 9**.

На **Рис. 9а** приведена схема с преобразователем тока в напряжение на операционном усилителе. Эта схема пригодна для всех ЦАП с токовым выходом. Поскольку пленочные резисторы, определяющие весовые токи ЦАП, имеют значи-



**Рис. 9.** Формирование напряжения по токовому выходу ЦАП: а — на ОУ; б — с помощью резистора

тельный ТКС, резистор обратной связи  $R_{FB}$  следует изготавливать на кристалле ЦАП и в том же технологическом процессе, что обычно и делается. Это позволяет снизить температурную нестабильность преобразователя в 300...400 раз.

Для ЦАП на МОП-ключах с учетом (9) выходное напряжение схемы на **Рис. 9а**:

$$V_{OUT} = -R_{FB} I_{OUT} = -\frac{R_{FB}}{R \cdot 2^N} V_{REF} D.$$

Обычно сопротивление резистора обратной связи  $R_{FB} = R$ . В таком случае

$$V_{OUT} = -\frac{1}{2^N} V_{REF} D. \quad (12)$$

Большинство микросхем ЦАП имеет значительную выходную емкость. Например, у AD7520 с МОП-ключами в зависимости от входного кода  $C_{OUT}$  составляет 30...120 пФ, у AD565А с источниками тока  $C_{OUT} = 25$  пФ. Эта емкость совместно с выходным сопротивлением ЦАП и резистором  $R_{FB}$  создает дополнительный полюс частотной характеристики петли обратной связи ОУ, который может вызвать неустойчивость в виде самовозбуждения. Особенно это опасно для ЦАП с МОП-ключами при нулевом входном коде. При  $R_{FB} = 10$  кОм частота второго полюса составит около 100 кГц при 100%-ной глубине обратной связи. В таком случае усилитель, частота единичного усиления которого ( $f_T$ ) превышает 500 кГц, будет иметь явно недостаточный запас устойчивости. Для сохранения устойчивости можно включить параллельно резистору  $R_{FB}$  конденсатор  $C_k$ , емкость которого в первом приближении можно взять равной  $C_{OUT}$ . Для более точного выбора  $C_k$  необходимо провести полный анализ устойчивости схемы с учетом свойств конкретного ОУ. Эти мероприятия настолько серьезно ухудшают быстродействие схемы, что возникает парадоксальная ситуация: для поддержания высокого быстродействия даже недорогого ЦАП может потребоваться относительно дорогой быстродействующий (с малым временем установления и высокой скоростью нарастания) ОУ.

Ранние модели ЦАП с МОП-ключами (AD7520, 572ПА1 и др.) допускают отрицательное напряжение на ключах не более 0.7 В, поэтому для защиты ключей между выходами ЦАП следует включать диод Шоттки, как это показано на **Рис. 9а**.

Для цифро-аналогового преобразователя на источниках тока преобразование выходного тока в напряжение может быть произведено с помощью резистора (**Рис. 9б**). В этой схеме невозможно самовозбуждение и сохранено быстродействие, однако амплитуда выходного напряжения должна быть небольшой (например, для AD565А в биполярном режиме в пределах  $\pm 1$  В). В противном случае транзисторы источников тока могут выйти из линейного режима. Такой режим обеспечивается при низких значени-

ях сопротивления нагрузки:  $R_L \leq 1$  кОм. Для увеличения амплитуды выходного сигнала ЦАП в этой схеме к ее выходу можно подключить неинвертирующий усилитель на ОУ.

Чтобы получить на выходе ЦАП с МОП-ключами сигнал в виде напряжения, можно использовать *инверсное* включение резистивной матрицы (**Рис. 10**). Для расчета выходного напряжения этой схемы найдем связь между напряжением  $V_i$  на ключе  $S_i$  и узловым напряжением  $V'_i$ . Воспользуемся принципом суперпозиции. Будем считать равными нулю все напряжения на ключах, кроме рассматриваемого напряжения  $V_i$ . При  $R_L = 2R$  к каждому узлу подключены справа и слева нагрузки сопротивлением  $2R$ . Воспользуемся методом двух узлов, получим

$$V'_i = \frac{\frac{V_i}{2R}}{\frac{1}{2R} + \frac{1}{2R} + \frac{1}{2R}} = \frac{V_i}{3}.$$

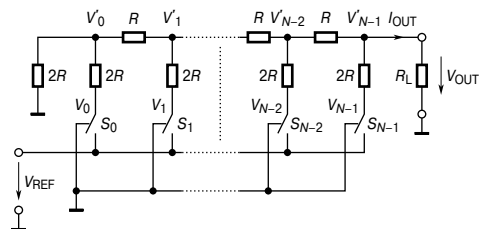


Рис. 10. Инверсное включение ЦАП с МОП-ключами

Выходное напряжение ЦАП найдем как общее напряжение на крайнем правом узле, вызванное суммарным действием всех  $V_i$ . При этом напряжения узлов суммируются с весами, соответствующими коэффициентам деления резистивной матрицы  $R$ - $2R$ . Получим

$$V_{OUT} = \frac{1}{3 \cdot 2^{N-1}} \sum_{k=0}^{N-1} V_k 2^k = \frac{V_{REF}}{3 \cdot 2^{N-1}} D.$$

Для определения выходного напряжения при произвольной нагрузке воспользуемся теоремой об эквивалентном генераторе. Из эквивалентной схемы ЦАП, приведенной на **Рис. 11**, видно, что

$$V_{OUT} = \frac{E_{REF} R_L}{R_{REF} + R_L}. \quad (13)$$

Откуда эдс эквивалентного генератора

$$E_{REF} = V_{OUT} \left( 1 + \frac{R_{REF}}{R_L} \right). \quad (14)$$

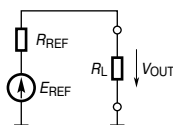


Рис. 11. ЦАП с инверсным включением как эквивалентный генератор

Эквивалентное сопротивление генератора  $R_{REF}$  совпадает с входным сопротивлением матрицы  $R$ - $2R$ , т.е.  $R_{REF} = R$ . При  $R_L = 2R$  из (14) получим

$$E_{REF} = \frac{V_{REF}}{2^N} D. \quad (15)$$

Подставив (15) в (13), для произвольной нагрузки получим

$$V_{OUT} = \frac{R_L}{R + R_L} \cdot \frac{V_{REF}}{2^N} D.$$

В частности, при  $R_L = \infty$

$$V_{OUT} = \frac{V_{REF}}{2^N} D. \quad (16)$$

Недостатками этой схемы являются большое падение напряжения на ключах, изменяющаяся нагрузка источника опорного напряжения и значительное выходное сопротивление. Вследствие первого недостатка по этой схеме нельзя включать ЦАП типа 572ПА1 или 572ПА2, но можно 572ПА6 и 572ПА7. Из-за второго недостатка источник опорного напряжения должен обладать низким выходным сопротивлением, в противном случае возможна немоноктонность характеристики преобразования. Тем не менее, инверсное включение резистивной матрицы довольно широко применяется в ИС ЦАП с выходом в виде напряжения, например, в 12-разрядном ЦАП МАХ531, включающем также встроенный ОУ в неинвертирующем включении в качестве буфера, или в 16-разрядном ЦАП МАХ542 без встроенного буфера.

### 1.3.2. ПАРАЛЛЕЛЬНЫЙ ЦАП НА ПЕРЕКЛЮЧАЕМЫХ КОНДЕНСАТОРАХ

Основной ЦАП этого типа является матрица конденсаторов, емкости которых соотносятся как целые степени двойки. Схема простого варианта такого преобразователя приведена на **Рис. 12**. Емкость  $k$ -го конденсатора матрицы определяется соотношением

$$C_k = 2^k C_0. \quad (17)$$

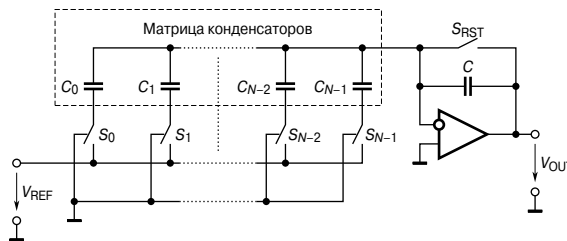


Рис. 12. Параллельный ЦАП на коммутируемых конденсаторах

Цикл преобразования состоит из двух фаз. В первой фазе ключи  $S_0 \dots S_{N-1}$  разомкнуты. Ключ сброса  $S_{RST}$  замкнут. При этом все конденсаторы разряжены. Во второй фазе ключ сброса  $S_{RST}$  размыкается. Если  $k$ -й разряд входного  $N$ -разрядного слова  $d_k = 1$ , то соответствующий ключ  $S_k$  замыкается, подключая нижнюю обкладку конденсатора к источнику опорного напряжения, или остается разомкнутым, если  $d_k = 0$ . Суммарный заряд конденсаторов матрицы с учетом (17) составит

$$q = V_{REF} \sum_{k=0}^{N-1} C_k d_k = V_{REF} C_0 \sum_{k=0}^{N-1} 2^k d_k = V_{REF} C_0 D. \quad (18)$$

Равный заряд получает и конденсатор  $C$  в обратной связи ОУ. При этом выходное напряжение ОУ составит

$$V_{OUT} = -q/C.$$

Подставив (18) в (19), найдем окончательно

$$V_{OUT} = -V_{REF} \frac{C_0}{C} D. \quad (19)$$

Для хранения результата преобразования (постоянного напряжения) в течение сколь-нибудь продолжительного времени к выходу ЦАП этого типа следует подключить устройство выборки и хранения. Хранить выходное напряжение неограниченное время, как это могут делать ЦАП с суммированием весовых токов, снабженные регистром-защелкой, преобразователи на коммутируемых конденсаторах не могут из-за утечки заряда. Поэтому они применяются, в основном, в составе аналого-цифровых преобразователей. Другим недостатком является большая площадь кристалла ИС, занимаемая подобной схемой.

### 1.3.3. ЦАП С СУММИРОВАНИЕМ НАПРЯЖЕНИЙ

Схема восьмиразрядного преобразователя с суммированием напряжений, изготавливаемого в виде ИС, приведена на **Рис. 13**. Основу преобразователя составляет цепь из 256 резисторов равного сопротивления, соединенных последовательно. Вывод *W* через ключи  $S_0 \dots S_{255}$  может подключаться к любой точке этой цепи, в зависимости от входного числа. Входной двоичный код *D* преобразуется дешифратором  $8 \times 256$  в унитарный позиционный код, непосредственно управляющий ключами. Если приложить напряжение  $V_{AB}$  между выводами *A* и *B*, то напряжение между выводами *W* и *B* составит

$$V_{WB} = V_{AB} D.$$

Достоинством данной схемы является высокая линейность и гарантированная монотонность переходной характеристики. Ее можно использовать в качестве резистора, подстраиваемого цифровым кодом. Выпускается несколько моделей таких ЦАП. Например, микросхема AD8403 со-

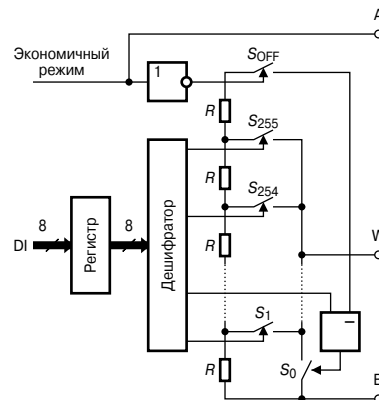


Рис. 13. Блок-схема ЦАП с суммированием напряжений

держит четыре восьмиразрядных ЦАП, выполненных по схеме на **Рис. 13**, с сопротивлением между выводами *A* и *B* 10, 50 либо 100 кОм, в зависимости от модификации. При подаче активного уровня на вход «Экономичный режим» происходит размыкание ключа  $S_{OFF}$  и замыкание ключа  $S_0$ . ИС имеет вход сброса, которым ЦАП можно установить на середину шкалы. Фирма Texas Instruments выпускает несколько моделей ЦАП с суммированием напряжений, у которых входной регистр представляет собой энергонезависимое оперативное запоминающее устройство, что особенно удобно для построения схем с автоматической подстройкой (калибровкой). Недостаток схемы — необходимость изготавливать большое количество согласованных резисторов.

## 1.4. ИНТЕРФЕЙСЫ ЦИФРО-АНАЛОГОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ

Важную часть цифро-аналогового преобразователя составляет цифровой интерфейс, т. е. схемы, обеспечивающие связь управляющих входов ключей с источниками цифровых сигналов. Структура цифрового интерфейса определяет способ подключения ЦАП к источнику входного кода, например, микропроцессору или микроконтроллеру. Свойства цифрового интерфейса непосредственно влияют и на форму выходной характеристики ЦАП. Так, одновременность поступления разрядов входного слова на управляющие входы ключей преобразователя приводит к появлению узких выбросов («иголок») в выходном сигнале при смене кода.

При управлении ЦАП от цифровых устройств с жесткой логикой управляющие входы ключей ЦАП могут быть непосредственно подключены к выходам цифровых устройств, поэтому во многих ИС ЦАП, особенно ранних (572ПА1, 594ПА1, 1108ПА1, AD565 и др.), сколь-нибудь существенная цифровая часть отсутствует. Если же ЦАП входит в состав микропроцессорной системы и получает входной код от шины данных, то он должен быть снабжен схемами, позволяющими принимать входное слово от шины данных, коммутировать в соответствии с этим словом ключи ЦАП и хранить его до получения другого слова. Для управления процессом загрузки входного слова ЦАП должен иметь соответствующие управляющие входы и схему управления. В зависимости от способа загрузки входного слова в ЦАП различают преобразователи с последовательным и параллельным интерфейсами входных данных.

**ЦАП с последовательным интерфейсом входных данных.** Такой преобразователь, помимо собственно ЦАП, содержит на кристалле последовательный регистр загрузки, параллельный регистр хранения и управляющую логику (**Рис. 14а**). При активном уровне сигнала  $\overline{CS}$  (в данном случае — НИЗКОМ) входное слово длины *N* (равной разрядности ЦАП) загружается по линии *DI* в регистр сдвига под управлением тактовой последовательности *CLK*. После окончания загрузки, выставив активный уровень на линию  $\overline{LD}$ , входное слово записывают в регистр хранения, выходы которого непосредственно управляют ключами ЦАП. Для того чтобы иметь возможность передавать по одной линии данных входные коды в несколько ЦАП, последний разряд регистра сдвига соединяется с выводом ИС. Этот вывод подключается к входу *DI* следующего ЦАП и т. д. Коды входных слов передаются, начиная с кода самого последнего преобразователя в этой цепочке.

В качестве примера на **Рис. 14б** представлена временная диаграмма, отражающая процесс загрузки входного слова в ЦАП AD7233. Минимально допустимые значения интервалов времени (порядка 50 нс), обозначенных на эпюрах, указываются в технической документации на ИС.

На **Рис. 15** приведен вариант схемы подключения преобразователя с последовательным интерфейсом к микроконтроллеру (МК). На время загрузки входного слова в ЦАП через последовательный порт микроконтроллера, к которому могут быть также подключены и другие приемники, на вход  $\overline{CS}$  (выбор кристалла) подается активный уровень с

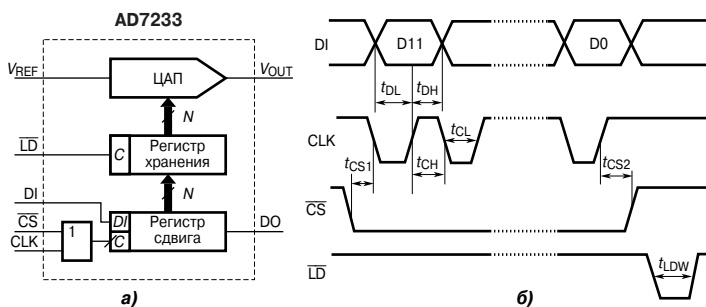


Рис. 14. ЦАП с последовательным интерфейсом:  
а — функциональная схема; б — временные диаграммы

одной из линий ввода/вывода МК. После окончания загрузки МК изменяет уровень на входе  $\overline{CS}$ , как это показано на Рис. 14б, и, выставив активный уровень на входе  $\overline{LD}$  ЦАП, обеспечивает пересылку входного кода из регистра сдвига ЦАП в регистр хранения. Время загрузки зависит от тактовой частоты МК и обычно составляет единицы микросекунд. В случае, если колебания выходного сигнала ЦАП во время загрузки допустимы, вход  $\overline{LD}$  можно соединить с общей точкой схемы.

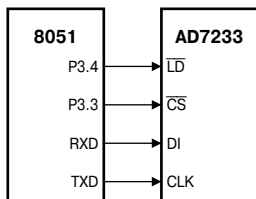


Рис. 15. Подключение ЦАП с последовательным интерфейсом к микроконтроллеру семейства MCS51

**ЦАП с параллельным интерфейсом входных данных.** Чаще используются два варианта. В первом варианте на  $N$  входов данных  $N$ -разрядного ЦАП подается все входное слово целиком. Интерфейс такого ЦАП включает два регистра хранения и схему управления (Рис. 16а). Два регистра хранения нужны, если пересылка входного кода в ЦАП и установка выходного аналогового сигнала, соответствующего этому коду, должны быть разделены во времени. Подача на вход асинхронного сброса  $\overline{CLR}$  сигнала НИЗКОГО уровня приводит к обнулению первого регистра и, соответственно, выходного напряжения ЦАП.

Пример блок-схемы подключения 12-разрядного ЦАП МАХ507 к 16-разрядному микропроцессору (МП) приведен на Рис. 17. Процессор посылает входной код в ЦАП как в ячейку памяти данных. Вначале с шины адреса/данных АД поступает адрес ЦАП, который фиксируется регистром по команде с выхода ALE микропроцессора и, после дешифрации, активизирует вход  $\overline{CS}$  ЦАП. Вслед за этим МП подает на шину АД входной код ЦАП и затем сигнал записи на вход  $\overline{WR}$  (см. Рис. 16б).

Для подключения многоразрядных ЦАП к восьмиразрядным микропроцессорам и микроконтроллерам используется второй вариант параллельного интерфейса. Он предусматривает наличие двух параллельных загрузочных регистров для приема младшего байта входного слова МБ и старшего байта — СБ (Рис. 18). Пересылка байтов входного слова в загрузочные регистры может происходить в любой последовательности.

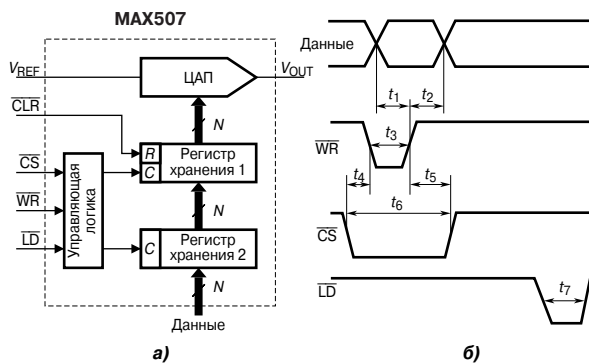


Рис. 16. ЦАП с параллельным интерфейсом:  
а — структурная схема; б — временные диаграммы

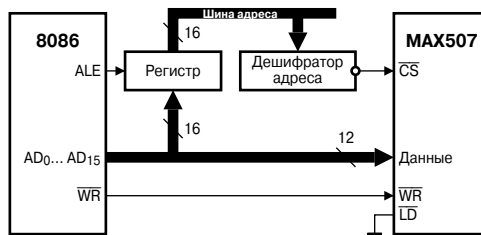


Рис. 17. Подключение ЦАП с параллельным интерфейсом к микропроцессору Intel 8086

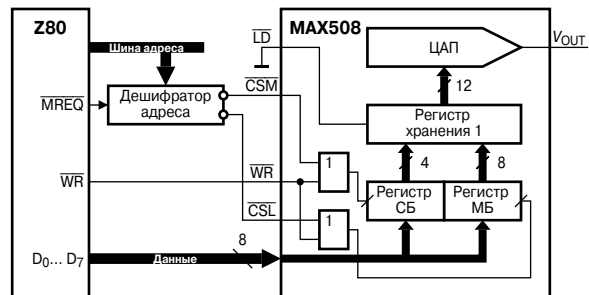


Рис. 18. Подключение ЦАП с параллельным интерфейсом второго типа к восьмиразрядному микропроцессору



### 1.5. ПРИМЕНЕНИЕ ЦАП

Схемы применения цифро-аналоговых преобразователей относятся не только к области преобразования код — аналог. Пользуясь их свойствами, можно определять произведения двух или более сигналов, строить делители функций, аналоговые звенья, управляемые от микроконтроллеров, такие как аттенуаторы, интеграторы. Важной областью применения ЦАП являются также генераторы сигналов, в том числе произвольной формы. Ниже рассмотрены некоторые схемы обработки сигналов, включающие цифро-аналоговые преобразователи.

#### 1.5.1. ОБРАБОТКА ЧИСЕЛ, ИМЕЮЩИХ ЗНАК

До сих пор при описании цифро-аналоговых преобразователей входная цифровая информация представлялась в виде чисел натурального ряда (униполярных). Обработка целых чисел (биполярных) имеет определенные особенности. Обычно двоичные целые числа представляются с использованием дополнительного кода. Таким путем с помощью восьми разрядов можно представить числа в диапазоне от  $-128$  до  $+127$ . При вводе чисел в ЦАП этот диапазон сдвигают до  $0 \dots 255$  путем прибавления 128. Числа, большие 128, при этом считаются положительными, а числа, меньшие 128, — отрицательными. Среднее число 128 соответствует нулю. Такое представление чисел со знаком называется смещенным кодом. Прибавление числа, составляющего половину полной шкалы данной разрядности (в нашем примере это 128), можно легко выполнить путем инверсии знакового разряда. Соответствие рассмотренных кодов иллюстрируется **Табл. 1**.

Таблица 1. Кодирование чисел в дополнительном и смещенном кодах

Десятичный	Дополнительный	Смещенный	Аналоговый выход $I/I_{\max}$
127	01111111	11111111	127/255
1	00000001	10000001	1/255
0	00000000	10000000	0
-1	11111111	01111111	-1/255
-127	10000001	00000001	-127/255
-128	10000000	00000000	-128/255

Чтобы получить выходной сигнал с правильным знаком, необходимо осуществить обратный сдвиг путем вычитания тока или напряжения, составляющего половину шкалы преобразователя. Для различных типов ЦАП это можно сделать разными способами. Например, у ЦАП на источниках тока диапазон изменения опорного напряжения ограничен, причем выходное напряжение имеет полярность, обратную полярности опорного напряжения. В этом случае биполярный режим (для обработки чисел со знаком) наиболее просто реализуется включением дополнительного резистора смещения  $R_B$  между выходом ЦАП и входом опорного напряжения (**Рис. 19а**). Резистор  $R_B$  изготавливается на кристалле ИС. Его сопротивление выбрано таким, чтобы ток  $I_B$  составлял половину максимального значения выходного тока ЦАП.

В принципе, аналогично можно решить задачу смещения выходного тока и для ЦАП на МОП-ключках. Для этого нужно проинвертировать опорное напряжение, а затем сформировать из напряжения  $-V_{REF}$  ток смещения, который следует вычесть из выходного тока ЦАП. Однако для сохранения температурной стабильности лучше обеспечить формирование тока смещения непосредственно в ЦАП. Для этого в схему на **Рис. 9а** вводят второй операционный усилитель и второй выход ЦАП подключают к входу этого ОУ (**Рис. 19б**).

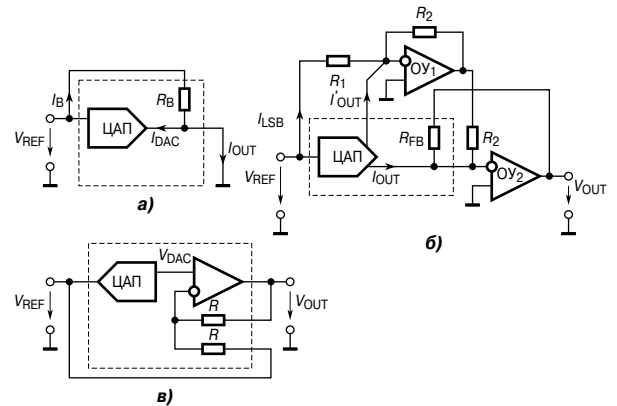


Рис. 19. Схемы включения ЦАП в биполярном режиме

Второй выходной ток ЦАП, согласно (10), равен

$$I'_{OUT} = I_{IN} - I_{OUT} - \frac{V_{REF}}{R \cdot 2^N} = \frac{V_{REF}(2^N - 1)}{R \cdot 2^N} - I_{OUT} \quad (21)$$

На входе ОУ<sub>1</sub> ток  $I'_{OUT}$  суммируется с током  $I_{LSB}$ , соответствующим младшему значащему разряду входного кода. Суммарный ток инвертируется. Ток, протекающий через резистор обратной связи  $R_{FB}$  ОУ<sub>2</sub>, составляет

$$I_{FB} = I_{OUT} - I'_{OUT} - \frac{V_{REF}}{R \cdot 2^N} = 2 \left( I_{OUT} - \frac{V_{REF}}{R \cdot 2} \right), \quad (22)$$

или с учетом (8)

$$I_{FB} = \frac{V_{REF}}{R \cdot 2^{N-1}} (D - 2^{N-1}). \quad (23)$$

При  $D = 0$

$$I_{FB} = -\frac{V_{REF}}{R}, \quad (24)$$

а при  $D = 2^N - 1$

$$I_{FB} = \frac{V_{REF}}{R} \cdot \frac{2^N - 1}{2^{N-1}}. \quad (25)$$

Это в случае  $N = 8$  с точностью до множителя 2 совпадает с данными **Табл. 1**, с учетом того, что для преобразователя на МОП-ключках максимальный выходной ток

$$I_{MAX} = \frac{V_{REF}}{R} \cdot \frac{2^N - 1}{2^N}.$$

Если резисторы хорошо согласованы по сопротивлению, то абсолютное изменение их величины при колебаниях температуры не влияет на выходное напряжение схемы.

У цифро-аналоговых преобразователей с выходным сигналом в виде напряжения, построенных на инверсной резистивной матрице (см. **Рис. 10**), можно более просто реализовать биполярный режим (**Рис. 19в**). Как правило, такие ЦАП содержат на кристалле выходной буферный усилитель. Для работы ЦАП в униполярном включении свободный вывод нижнего по схеме резистора  $R$  не подключают либо подключают к общей точке схемы для удвоения выходного напряжения. Для работы в биполярном включении свободный вывод этого резистора соединяют с вхо-

дом опорного напряжения ЦАП. ОУ в этом случае работает в дифференциальном включении, и его выходное напряжение с учетом (16) равно

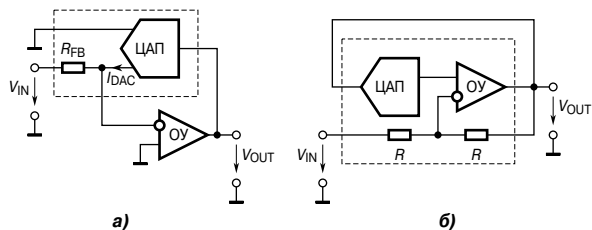
$$V_{\text{OUT}} = 2V_{\text{DAC}} - V_{\text{REF}} = 2V_{\text{REF}} \left( \frac{D}{2^N} - \frac{1}{2} \right). \quad (26)$$

### 1.5.2. ПЕРЕМНОЖИТЕЛИ И ДЕЛИТЕЛИ ФУНКЦИЙ

Как уже указывалось выше, цифро-аналоговые преобразователи на МОП-ключах допускают изменение опорного напряжения в широких пределах, в том числе и смену полярности. Из формулы (16) следует, что выходное напряжение ЦАП пропорционально произведению опорного напряжения на входной цифровой код. Это обстоятельство позволяет непосредственно использовать такие ЦАП для перемножения аналогового сигнала на цифровой код.

При униполярном включении ЦАП выходной сигнал пропорционален произведению биполярного аналогового сигнала на униполярный цифровой код. Такой перемножитель называют *двухквадрантным*. При биполярном включении ЦАП (**Рис. 19б** и **19в**) выходной сигнал пропорционален произведению биполярного аналогового сигнала на биполярный цифровой код. Эта схема может работать как *четырёхквадрантный* перемножитель.

Деление входного напряжения на цифровой масштаб  $M_D = D/2^N$  выполняется с помощью схемы двухквадрантного делителя (**Рис. 20**).



**Рис. 20.** Схемы двухквадрантных делителей

В схеме на **Рис. 20а** преобразователь на МОП-ключах с токовым выходом работает как преобразователь напряжения — ток, управляемый кодом  $D$  и включенный в цепь обратной связи ОУ. Входное напряжение подается на свободный вывод резистора обратной связи ЦАП, размещенного на кристалле ИС. В этой схеме выходной ток ЦАП равен

$$I_{\text{DAC}} = \frac{V_{\text{OUT}}}{R \cdot 2^N} D = -\frac{V_{\text{IN}}}{R_{\text{FB}}},$$

что при выполнении условия  $R_{\text{FB}} = R$  дает

$$V_{\text{OUT}} = -V_{\text{IN}} \frac{2^N}{D} = -\frac{V_{\text{IN}}}{M_D}.$$

Следует отметить, что при коде «все нули» обратная связь размыкается. Предотвратить этот режим можно либо запретив такой код программно, либо включив между выходом и инвертирующим входом ОУ резистор с сопротивлением, равным  $R \cdot 2^{N+1}$ .

Схема делителя на основе ЦАП с выходом в виде напряжения, построенном на инверсной резистивной матрице и включающем буферный ОУ, приведена на **Рис. 20б**. Выходное и входное напряжения этой схемы связаны уравнением

$$V_{\text{OUT}} = \frac{2V_{\text{OUT}}}{2^N} D - V_{\text{IN}}. \quad (27)$$

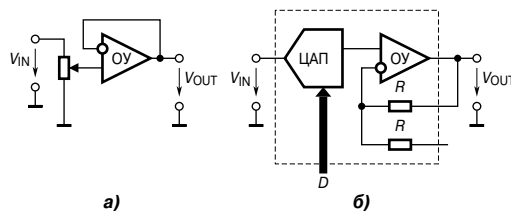
Отсюда следует

$$V_{\text{OUT}} = \frac{V_{\text{IN}} \cdot 2^{N-1}}{D - 2^{N-1}} = \frac{V_{\text{IN}}}{2M_D - 1}.$$

В данной схеме усилитель охвачен как положительной, так и отрицательной обратной связью. Для преобладания отрицательной обратной связи (иначе ОУ превратится в компаратор) необходимо выполнение условия  $D < 2^{N-1}$ , или  $M_D < 1/2$ . Это ограничивает значение входного кода нижней половиной шкалы.

### 1.5.3. АТТЕНУАТОРЫ И ИНТЕГРАТОРЫ НА ЦАП

Аттенюаторы, т. е. регуляторы уровня сигнала, с цифровым управлением гораздо более надежны и долговечны, чем традиционные аттенюаторы на основе переменных резисторов. Их целесообразно использовать в измерительных приборах и других устройствах, требующих подстройки параметров, особенно автоматической. Такие аттенюаторы можно наиболее просто построить на основе перемножающего ЦАП с инверсной резистивной матрицей и буферным усилителем. В принципе, для этой цели подойдет любой ЦАП указанного типа, но некоторыми фирмами выпускаются преобразователи, оптимизированные для выполнения указанной функции. На **Рис. 21а** приведена схема аттенюатора на переменном резисторе, а на **Рис. 21б** — аналогичная схема на перемножающем ЦАП.



**Рис. 21.** Схемы аттенюаторов: а — на переменном резисторе; б — на перемножающем ЦАП

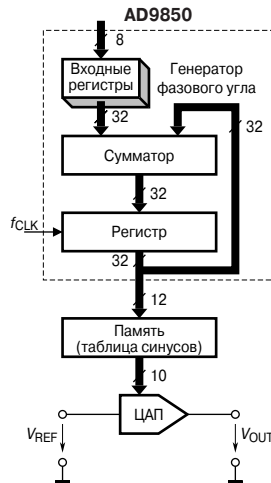
Если входной сигнал униполярный, целесообразно использовать ЦАП с униполярным питанием, но буферный ОУ должен иметь выход «rail-to-rail», т. е. его выходное напряжение должно достигать нуля и напряжения питания. Если ЦАП многоканальный, то у каждого преобразователя микросхемы должен быть индивидуальный вход опорного напряжения. Этим требованиям в разной степени удовлетворяют такие ИС, как 2-канальный 12-разрядный ЦАП MAX532, 4-канальный 8-разрядный ЦАП MAX509, 8-канальный 8-разрядный ЦАП AD8441, 16-канальный 8-разрядный ЦАП AD8600 и др.

Для построения *интегратора с цифровой установкой постоянной времени интегрирования* можно использовать базовую схему интегратора, а в качестве входного резистора включить ЦАП с суммированием напряжений (**Рис. 13**). На базе такой схемы можно построить фильтры, в том числе фильтры на основе метода переменных состояний, перестраиваемые генераторы импульсов и т. д.

### 1.5.4. СИСТЕМЫ ПРЯМОГО СИНТЕЗА СИГНАЛОВ

Важной областью применения ЦАП является синтез аналоговых сигналов необходимой формы. Обычные аналоговые генераторы сигналов на операционных усилителях — синусоидальной, треугольной и прямоугольной форм — имеют невысокую точность и стабильность, не

могут управляться от ЭВМ. В последние годы получили развитие системы прямого синтеза сигналов, обеспечивающие высокую точность задания частоты и начальной фазы сигналов, а также высокую верность воспроизведения их формы. Более того, эти системы позволяют генерировать сигналы большого многообразия форм, в том числе и форм, задаваемых пользователем. Упрощенная блок-схема генератора прямого синтеза сигналов приведена на **Рис. 22**.



**Рис. 22.** Блок-схема генератора прямого синтеза сигналов

В принципе, системы прямого цифрового синтеза довольно просты. Теория и основные способы построения таких систем известны уже около 30 лет. Правда, только недавно появились ЦАП и специализированные аналого-цифровые ИС, подходящие для синтеза сигналов в широкой полосе частот.

Схема прямого цифрового синтеза содержит три основных блока: генератор фазового угла, память и ЦАП. Генератор фазового угла представляет собой накапливающий сумматор с регистром. Работает он просто как ре-

гистр фазы, содержимое которого получает приращение на некоторый фазовый угол через заданные интервалы времени. Приращение фазы  $\Delta\phi$  загружается в виде цифрового кода во входные регистры. Память выполняет роль таблицы функций. Код текущей фазы поступает на ее адресные входы, а с выхода данных на вход цифро-аналогового преобразователя поступает код, соответствующий текущему значению заданной функции. ЦАП, в свою очередь, формирует аналоговый сигнал.

Регистр содержит текущую фазу выходного сигнала в виде доли периода. Увеличение разрядности регистра повышает только разрешающую способность этой доли. Частота выходного сигнала равна произведению частоты тактов  $f_{CLK}$  на приращение фазы в каждом периоде тактов. При использовании  $N$ -разрядного сумматора частота выходного сигнала будет равна

$$f_{OUT} = \frac{\Delta\phi \cdot f_{CLK}}{2^N}.$$

Для систем прямого цифрового синтеза разработаны ЦАП повышенной разрядности и быстродействия. Поскольку здесь обычно преобразуются гладкие сигналы (изменяющиеся плавно), то аналоговая часть ЦАП могла бы обрабатывать сигналы более высокой максимальной частоты, чем та, что ей способна поставить цифровая часть. Поэтому некоторые модели ЦАП содержат цифровые интерполяционные фильтры, которые восстанавливают промежуточные значения входных цифровых последовательностей. Примером может служить 14-разрядный ЦАП AD9774, допускающий частоту входного сигнала до 32 МГц, и генерирующий выходной сигнал с частотой дискретизации до 128 МГц.

Генераторы прямого синтеза выпускаются и в виде ИС. В частности, микросхема AD9850, упрощенная структура которой представлена на **Рис. 22**, содержит 32-разрядный генератор фазового угла и 10-разрядный ЦАП. Загрузка приращения фазы осуществляется по 8-разрядной шине данных побайтно в четыре входных регистра. Память содержит таблицу синусов. Максимально допустимая тактовая частота составляет 125 МГц. При этом разрешение по частоте составляет 0.0291 Гц. Интерфейс позволяет менять частоту выходного сигнала до 23 миллионов раз в секунду.

## 1.6. ПАРАМЕТРЫ ЦАП

Каждому значению входного кода  $D$  в диапазоне от 0 до  $2^N - 1$  младших значащих разрядов (МЗР) соответствует определенное значение выходного напряжения  $V_{OUT}(t)$ . Получаемая зависимость называется характеристикой преобразования ЦАП. В отсутствие аппаратных погрешностей точки этой характеристики расположены на *идеальной* прямой 1 (**Рис. 23**), которой соответствует идеальная характеристика преобразования. Реальная характеристика преобразования может существенно отличаться от идеальной. Для количественного описания имеющихся различий существует целый ряд параметров.

### 1.6.1. СТАТИЧЕСКИЕ ПАРАМЕТРЫ

**Разрешающая способность (разрешение)** — приращение  $V_{OUT}$  при преобразовании смежных значений  $D_j$ , т. е. отличающихся на МЗР. Это приращение является шагом квантования. Для двоичных кодов преобразования номинальное значение шага квантования  $h = V_{FS}/(2^N - 1)$ , где  $V_{FS}$  — номинальное значение максимального выходного

напряжения ЦАП (напряжение полной шкалы),  $N$  — разрядность ЦАП. Чем больше разрядность преобразователя, тем выше его разрешающая способность.

**Погрешность полной шкалы** — относительная разность между реальным и идеальными значениями предела шкалы преобразования при отсутствии смещения нуля:

$$\delta_{FS} = \frac{\epsilon_{FS}}{V_{FS}} \cdot 100\%.$$

Эта погрешность является мультипликативной составляющей полной погрешности. Иногда указывается соответствующим числом МЗР.

**Погрешность смещения нуля** — значение  $V_{OUT}$ , когда входной код ЦАП равен нулю. Является аддитивной составляющей полной погрешности. Обычно указывается в милливольтгах или в процентах от полной шкалы:

$$\delta_{OS} = \frac{\epsilon_{OS}}{V_{FS}} \cdot 100\%.$$

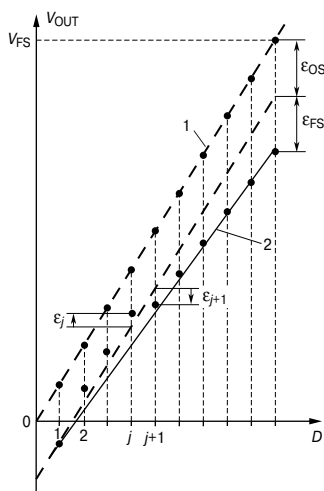


Рис. 23. Идеальная (1) и реальная (2) характеристики преобразования ЦАП

**Нелинейность** — максимальное отклонение реальной характеристики преобразования  $V_{OUT}(D)$  от оптимальной (линия 2 на Рис. 23). Оптимальная характеристика находится эмпирически так, чтобы минимизировать значение нелинейности. Нелинейность обычно определяется в относительных единицах, но в справочных данных приводится также и в МЗР. Для характеристики, приведенной на Рис. 23,

$$\delta_L = \frac{\epsilon_j}{V_{FS}} \cdot 100\%.$$

**Дифференциальная нелинейность** — максимальное изменение (с учетом знака) отклонения реальной характеристики преобразования  $V_{OUT}(D)$  от оптимальной при переходе от одного значения входного кода к другому смежному значению. Обычно определяется в относительных единицах или в МЗР. Для характеристики, приведенной на Рис. 23,

$$\delta_{LD} = \frac{\epsilon_j + \epsilon_{j+1}}{V_{FS}} \cdot 100\%.$$

**Монотонность характеристики преобразования** — возрастание (уменьшение) выходного напряжения ЦАП  $V_{OUT}$  при возрастании (уменьшении) входного кода  $D$ . Цифро-аналоговый преобразователь монотонен, если выходной сигнал или увеличивается, или остается постоянным при увеличении входного цифрового кода. Если дифференциальная нелинейность больше относительного шага квантования  $h/V_{FS}$ , то характеристика преобразователя не монотонна.

**Температурная нестабильность** ЦАП характеризуется температурными коэффициентами погрешности полной шкалы и погрешности смещения нуля. Температурный коэффициент погрешности полной шкалы и смещения нуля обычно указывается в миллионных долях (ppm) полной шкалы на °С. Температурный коэффициент опорного напряжения указывается в миллионных долях (ppm) номинальной величины на °С.

### 1.6.2. ТОЧНОСТЬ ВОСПРОИЗВЕДЕНИЯ СИГНАЛОВ ПЕРЕМЕННОГО ТОКА

Быстродействующие ЦАП, часто применяемые для генерации высокочастотных сигналов, а также аудио ЦАП, используемые в системах цифрового звуковоспроизведе-

ния, должны удовлетворять требованиям к точности воспроизведения быстро меняющихся сигналов.

**Динамический диапазон, свободный от паразитных составляющих (SFDR)**, — это выраженная в дБ разность между среднеквадратическими значениями амплитуд основной составляющей входного сигнала и максимальной паразитной составляющей (максимальной гармоникой или шумовой компонентой).

**Полный коэффициент гармоник (THD)** — это отношение среднеквадратического значения суммы гармоник к среднеквадратическому значению основной гармоники, выраженное в децибелах. Определяется по формуле

$$\text{THD} = 20 \cdot \log \left( \sqrt{\frac{V_2^2 + V_3^2 + \dots + V_i^2}{V_1^2}} \right),$$

где  $V_1$  — амплитуда основной гармоники, а  $V_2 \dots V_i$  — амплитуды гармоник от второй до  $i$ . Обычно  $i = 6$  или  $9$ .

**Отношение сигнал/шум (SNR)** — это отношение среднеквадратического значения входного сигнала к среднеквадратическому значению шума, который определяется как сумма всех остальных спектральных компонент, включая гармоники, но исключая постоянную составляющую. При этом обычно оговаривают уровень входного сигнала.

### 1.6.3. ДИНАМИЧЕСКИЕ ПАРАМЕТРЫ

Динамические параметры ЦАП определяются по изменению выходного сигнала при скачкообразном изменении входного кода, обычно от величины «все нули» до «все единицы» (Рис. 24), или на 1 МЗР.

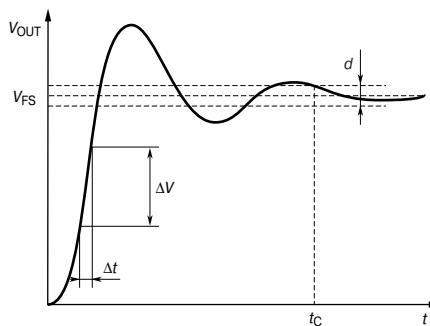


Рис. 24. Переходный процесс на выходе ЦАП

**Время установления** — интервал времени от момента изменения входного кода ( $t = 0$  на Рис. 24) до момента, когда в последний раз выполняется равенство

$$|V_{OUT} - V_{FS}| = d,$$

причем  $d$  обычно соответствует МЗР.

**Скорость нарастания** — максимальная скорость изменения  $V_{OUT}(t)$  во время переходного процесса. Определяется как отношение приращения  $\Delta V_{OUT}$  к времени  $\Delta t$ , за которое произошло это приращение. Обычно указывается в технических характеристиках ЦАП с выходом по напряжению. У ЦАП с токовым выходом этот параметр в большей степени зависит от типа выходного ОУ.

Для перемножающих ЦАП с выходом по напряжению часто указываются частота единичного усиления и мощностная полоса пропускания, которые в основном определяются свойствами выходного усилителя.