

# СОДЕРЖАНИЕ

Вступительное слово .....	1
Вступительное слово .....	2
Вступительное слово .....	3
Предисловие автора .....	4
Обозначения .....	5
Глоссарий .....	6
<b>Глава 1. Введение.....</b>	<b>9</b>
1.1. Процессор ARM Cortex-M3 — что же это такое? .....	9
1.2. ARM — компания и архитектура .....	11
1.2.1. Историческая справка .....	11
1.2.2. Версии архитектуры .....	12
1.2.3. Обозначения процессоров .....	14
1.3. Развитие набора команд .....	16
1.4. Технология Thumb-2 и архитектура набора команд .....	17
1.5. Области применения процессора Cortex-M3.....	18
1.6. Структура книги .....	19
1.7. Дополнительная литература .....	19
<b>Глава 2. Обзор Cortex-M3 .....</b>	<b>21</b>
2.1. Основные сведения .....	21
2.2. Регистры.....	22
2.2.1. R0...R12 — регистры общего назначения.....	23
2.2.2. R13 — указатели стека .....	23
2.2.3. R14 — регистр связи.....	23
2.2.4. R15 — счётчик команд.....	23
2.2.5. Регистры специального назначения.....	23
2.3. Режимы работы .....	24

<b>2.4. Встроенный контроллер вложенных векторных прерываний.....</b>	<b>25</b>
2.4.1. Поддержка вложенных прерываний.....	25
2.4.2. Поддержка векторных прерываний.....	26
2.4.3. Поддержка динамического изменения приоритетов.....	26
2.4.4. Уменьшение времени реакции на прерывание.....	26
2.4.5. Маскирование прерываний.....	26
<b>2.5. Карта памяти.....</b>	<b>26</b>
<b>2.6. Интерфейсы шин.....</b>	<b>27</b>
<b>2.7. Модуль защиты памяти MPU.....</b>	<b>28</b>
<b>2.8. Набор команд.....</b>	<b>28</b>
<b>2.9. Прерывания и исключения.....</b>	<b>30</b>
2.9.1. Низкое энергопотребление и высокая энергоэффективность.....	31
<b>2.10. Возможности отладки.....</b>	<b>32</b>
<b>2.11. Резюме.....</b>	<b>33</b>
2.11.1. Высокая производительность.....	33
2.11.2. Развитые средства поддержки прерываний.....	34
2.11.3. Низкое энергопотребление.....	35
2.11.4. Системные возможности.....	35
2.11.5. Поддержка отладки.....	35
 <b>Глава 3. Основы Cortex-M3.....</b>	 <b>37</b>
<b>3.1. Регистры.....</b>	<b>37</b>
3.1.1. Регистры общего назначения с R0 по R7.....	37
3.1.2. Регистры общего назначения с R8 по R12.....	37
3.1.3. Указатель стека R13.....	37
3.1.4. Регистр связи R14.....	40
3.1.5. Счётчик команд R15.....	40
<b>3.2. Регистры специального назначения.....</b>	<b>41</b>
3.2.1. Регистры состояния программы.....	41
3.2.2. Регистры PRIMASK, FAULTMASK и BASEPRI.....	43
3.2.3. Регистр управления CONTROL.....	44
<b>3.3. Режимы работы.....</b>	<b>45</b>
<b>3.4. Исключения и прерывания.....</b>	<b>47</b>
<b>3.5. Таблица векторов.....</b>	<b>49</b>
<b>3.6. Стек.....</b>	<b>49</b>
3.6.1. Основные стековые операции.....	50
3.6.2. Реализация стека в процессоре Cortex-M3.....	51
3.6.3. Два стека процессора Cortex-M3.....	52
<b>3.7. Цикл сброса.....</b>	<b>54</b>
 <b>Глава 4. Набор команд.....</b>	 <b>56</b>
<b>4.1. Основы языка ассемблера.....</b>	<b>56</b>
4.1.1. Язык ассемблера: основы синтаксиса.....	56
4.1.2. Язык ассемблера: использование суффиксов.....	57
4.1.3. Язык ассемблера: унифицированный язык ассемблера.....	58

<b>4.2. Список команд .....</b>	<b>59</b>
4.2.1. Неподдерживаемые команды .....	64
<b>4.3. Описание команд.....</b>	<b>65</b>
4.3.1. Язык ассемблера: пересылка данных.....	66
4.3.2. Псевдокоманды LDR и ADR.....	69
4.3.3. Язык ассемблера: обработка данных.....	70
4.3.4. Язык ассемблера: вызов подпрограмм и безусловный переход.....	75
4.3.5. Язык ассемблера: условное выполнение и переходы .....	76
4.3.6. Язык ассемблера: объединение операций сравнения и условного перехода.....	79
4.3.7. Язык ассемблера: команды барьерной синхронизации .....	81
4.3.8. Язык ассемблера: операции насыщения.....	82
<b>4.4. Некоторые полезные команды процессора Cortex-M3.....</b>	<b>85</b>
4.4.1. Команды MSR и MRS .....	85
4.4.2. Ещё раз об IT-блоке .....	86
4.4.3. Команды SDIV и UDIV .....	87
4.4.4. Команды REV, REVH и REVSH.....	88
4.4.5. Перестановка битов.....	88
4.4.6. Команды SXTB, SXTH, UXTB и UXTH .....	88
4.4.7. Очистка и вставка битового поля.....	89
4.4.8. Команды UBFX и SBFX.....	89
4.4.9. Команды LDRD и STRD .....	89
4.4.10. Команды табличного перехода TBB и TBH.....	90
<b>Глава 5. Система памяти .....</b>	<b>93</b>
<b>5.1. Основные особенности системы памяти .....</b>	<b>93</b>
<b>5.2. Карта памяти.....</b>	<b>93</b>
<b>5.3. Атрибуты доступа к памяти.....</b>	<b>96</b>
<b>5.4. Права доступа к памяти, принятые по умолчанию .....</b>	<b>98</b>
<b>5.5. Операции побитового доступа .....</b>	<b>99</b>
5.5.1. Преимущества использования метода bit-band.....	103
5.5.2. Битовые операции с данными разной разрядности .....	106
5.5.3. Битовые операции в Си-программах .....	106
<b>5.6. Обращения к невыровненным данным.....</b>	<b>107</b>
<b>5.7. Монопольный доступ .....</b>	<b>109</b>
<b>5.8. Порядок расположения байтов .....</b>	<b>111</b>
<b>Глава 6. Особенности реализации Cortex-M3.....</b>	<b>114</b>
<b>6.1. Конвейер.....</b>	<b>114</b>
<b>6.2. Подробная блок-схема .....</b>	<b>116</b>
<b>6.3. Интерфейсы шин в процессоре Cortex-M3.....</b>	<b>119</b>
6.3.1. Шина I-Code.....	120
6.3.2. Шина D-Code .....	120
6.3.3. Системная шина.....	120
6.3.4. Внешняя шина PPB.....	120

6.3.5. Шина DAP .....	120
<b>6.4. Другие интерфейсы процессора Cortex-M3.....</b>	<b>121</b>
<b>6.5. Внешняя шина PPB .....</b>	<b>121</b>
<b>6.6. Типичная схема подключения процессора.....</b>	<b>122</b>
<b>6.7. Виды сброса и сигналы сброса.....</b>	<b>124</b>
<b>Глава 7. Исключения.....</b>	<b>126</b>
<b>7.1. Типы исключений.....</b>	<b>126</b>
<b>7.2. Приоритеты исключений .....</b>	<b>128</b>
<b>7.3. Таблица векторов.....</b>	<b>134</b>
<b>7.4. Входы прерываний и отложенная обработка прерываний.....</b>	<b>135</b>
<b>7.5. Исключения отказов .....</b>	<b>138</b>
7.5.1. Отказы шины.....	138
7.5.2. Отказы системы управления памятью .....	140
7.5.3. Отказы программы.....	141
7.5.4. Тяжёлые отказы.....	143
7.5.5. Обработка отказов.....	143
<b>7.6. Вызов супервизора и системных служб .....</b>	<b>144</b>
<b>Глава 8. Контроллер вложенных векторных прерываний и управление прерываниями .....</b>	<b>149</b>
<b>8.1. Общие сведения о контроллере прерываний .....</b>	<b>149</b>
<b>8.2. Базовые средства конфигурации прерываний .....</b>	<b>150</b>
8.2.1. Разрешение и запрещение прерываний.....	150
8.2.2. Установка/сброс признака отложенного прерывания .....	153
8.2.3. Уровни приоритета .....	153
8.2.4. Активное состояние.....	153
8.2.6. Регистр BASEPRI .....	155
8.2.7. Конфигурационные регистры остальных исключений .....	156
<b>8.3. Примеры инициализации прерывания .....</b>	<b>158</b>
<b>8.4. Программные прерывания.....</b>	<b>160</b>
<b>8.5. Системный таймер SYSTICK.....</b>	<b>161</b>
<b>Глава 9. Прерывания .....</b>	<b>164</b>
<b>9.1. Последовательность обработки прерываний/исключений.....</b>	<b>164</b>
9.1.1. Сохранение контекста .....	164
9.1.2. Выборка вектора.....	166
9.1.3. Обновление регистров .....	166
<b>9.2. Выход из исключения .....</b>	<b>166</b>
<b>9.3. Вложенные прерывания.....</b>	<b>167</b>
<b>9.4. «Цепочная» обработка прерываний.....</b>	<b>168</b>
<b>9.5. «Опоздавшие» исключения.....</b>	<b>168</b>
<b>9.6. Ещё раз о значении EXC_RETURN .....</b>	<b>169</b>
<b>9.7. Задержка обработки прерывания.....</b>	<b>171</b>

<b>9.8. Отказы, связанные с прерываниями</b> .....	<b>172</b>
9.8.1. Сохранение контекста.....	172
9.8.2. Восстановление контекста.....	172
9.8.3. Выборка вектора .....	173
9.8.4. Некорректный возврат .....	173
<b>Глава 10. Программирование Cortex-M3</b> .....	<b>174</b>
<b>10.1. Общие сведения</b> .....	<b>174</b>
<b>10.2. Типичный процесс разработки ПО</b> .....	<b>174</b>
<b>10.3. Использование языка Си</b> .....	<b>175</b>
10.3.1. Компиляция простой Си-программы в пакете RVDS.....	176
10.3.2. Компиляция простой Си-программы в пакете MDK-ARM .....	179
10.3.3. Отображённые в память регистры и язык Си .....	180
10.3.4. Встроенные функции.....	182
10.3.5. Встроенный и inline-ассемблер.....	183
<b>10.4. Стандарт CMSIS</b> .....	<b>183</b>
10.4.1. Предпосылки появления стандарта CMSIS .....	183
10.4.2. Области стандартизации.....	185
10.4.3. Структура CMSIS .....	185
10.4.4. Использование стандарта CMSIS .....	187
10.4.5. Выгода от использования CMSIS.....	189
<b>10.5. Использование ассемблера</b> .....	<b>190</b>
10.5.1. Интерфейс между ассемблером и Си.....	190
10.5.2. Программирование на ассемблере — первые шаги .....	191
10.5.3. Вывод результатов работы программы .....	192
10.5.4. Программа «Hello World» .....	194
10.5.5. Использование памяти данных .....	197
<b>10.6. Монопольный доступ и семафоры</b> .....	<b>198</b>
<b>10.7. Метод bit-band и семафоры</b> .....	<b>201</b>
<b>10.8. Использование команд извлечения битового поля</b> <b>и команд табличных переходов</b> .....	<b>202</b>
<b>Глава 11. Работа с прерываниями/исключениями</b> .....	<b>204</b>
<b>11.1. Использование прерываний</b> .....	<b>204</b>
11.1.1. Конфигурирование стека .....	204
11.1.2. Настройка таблицы векторов прерываний .....	205
11.1.3. Назначение приоритетов прерываний.....	206
11.1.4. Разрешение прерываний .....	207
<b>11.2. Обработчики исключений/прерываний</b> .....	<b>209</b>
<b>11.3. Программные прерывания</b> .....	<b>211</b>
<b>11.4. Пример перемещения таблицы векторов</b> .....	<b>213</b>
<b>11.5. Использование команды SVC</b> .....	<b>216</b>
<b>11.6. Пример использования команды SVC: функции вывода текстовых</b> <b>сообщений</b> .....	<b>217</b>
<b>11.7. Использование команды SVC в программах на языке Си</b> .....	<b>220</b>

<b>Глава 12. Продвинутое программные возможности и поведение системы .....</b>	<b>223</b>
12.1. Реализация системы с двумя отдельными стеками .....	223
12.2. Выравнивание стека на границу двойного слова .....	226
12.3. Переход в режим потока с любого уровня вложенности .....	227
12.4. Пара слов о производительности .....	229
12.5. Состояние блокировки .....	231
12.5.1. Что происходит во время блокировки? .....	231
12.5.2. Предотвращение блокировки .....	232
12.6. Регистр FAULTMASK.....	233
<b>Глава 13. Модуль защиты памяти MPU .....</b>	<b>234</b>
13.1. Общие сведения .....	234
13.2. Регистры модуля MPU .....	235
13.3. Настройка модуля MPU .....	241
13.4. Типичный процесс настройки модуля MPU .....	247
13.4.1. Пример использования запрета подобластей .....	248
<b>Глава 14. Прочие возможности процессора Cortex-M3.....</b>	<b>252</b>
14.1. Системный таймер SYSTICK.....	252
14.2. Управление электропитанием .....	255
14.2.1. Спящие режимы.....	255
14.2.2. Функция Sleep-On-Exit.....	257
14.2.3. Контроллер WIC .....	258
14.3. Межпроцессорный обмен.....	260
14.4. Управление сбросом .....	264
<b>Глава 15. Архитектура системы отладки .....</b>	<b>266</b>
15.1. Общие сведения о возможностях отладки .....	266
15.2. Обзор архитектуры CoreSight.....	266
15.2.1. Отладочный интерфейс процессора.....	267
15.2.2. Интерфейс хоста отладки.....	267
15.2.3. Модули DP, AP и DAP.....	268
15.2.4. Интерфейс трассировки .....	269
15.2.5. Характеристики архитектуры CoreSight.....	269
15.3. Режимы отладки .....	271
15.4. События отладки .....	275
15.5. Точки останова в процессоре Cortex-M3.....	276
15.6. Получение доступа к содержимому регистров при отладке .....	277
15.7. Прочие отладочные возможности ядра.....	278

<b>Глава 16. Компоненты отладки .....</b>	<b>280</b>
<b>16.1. Общие сведения .....</b>	<b>280</b>
16.1.1. Система трассировки в процессоре Cortex-M3 .....	280
<b>16.2. Компоненты трассировки: модуль DWT .....</b>	<b>281</b>
<b>16.3. Компоненты трассировки: модуль ITM .....</b>	<b>283</b>
16.3.1. Программная трассировка с использованием модуля ITM .....	284
16.3.2. Аппаратная трассировка с использованием модулей ITM и DWT .....	285
16.3.3. Временные отметки модуля ITM .....	285
<b>16.4. Компоненты трассировки: модуль ETM .....</b>	<b>285</b>
<b>16.5. Компоненты трассировки: модуль TPIU .....</b>	<b>286</b>
<b>16.6. Модуль FPB .....</b>	<b>287</b>
16.6.1. Точка останова .....	287
16.6.2. Функция Flash Patch .....	288
16.6.3. Компараторы .....	288
<b>16.7. Порт доступа шины АНВ .....</b>	<b>290</b>
<b>16.8. Таблица ПЗУ .....</b>	<b>291</b>
<b>Глава 17. Приступая к работе с процессором Cortex-M3 .....</b>	<b>294</b>
<b>17.1. Выбор устройства с ядром Cortex-M3 .....</b>	<b>294</b>
<b>17.2. Средства разработки .....</b>	<b>295</b>
17.2.1. Си-компиляторы и отладчики .....	296
17.2.2. Поддержка встраиваемых ОС .....	297
<b>17.3. Различия между процессорами Cortex-M3 ревизий 0 и 1 .....</b>	<b>298</b>
17.3.1. Ревизия 1 — замена модуля JTAG-DP на SWJ-DP .....	300
<b>17.4. Различия между процессорами Cortex-M3 ревизий 1 и 2 .....</b>	<b>300</b>
17.4.1. Выравнивание стека на границу двойного слова по умолчанию .....	300
17.4.2. Дополнительный регистр управления .....	301
17.4.3. Новое значение регистров идентификации .....	301
17.4.4. Возможности отладки .....	301
17.4.5. Особенности режима пониженного энергопотребления .....	302
<b>17.5. Чем же хороша ревизия 2 процессора Cortex-M3? .....</b>	<b>303</b>
<b>17.6. Различия между процессорами Cortex-M3 и Cortex-M0 .....</b>	<b>304</b>
17.6.1. Модель программирования .....	305
17.6.2. Исключения и контроллер NVIC .....	305
17.6.3. Набор команд .....	306
17.6.4. Особенности системы памяти .....	307
17.6.5. Возможности отладки .....	307
17.6.6. Совместимость .....	307
<b>Глава 18. Перенос приложений с процессора ARM7 на процессор Cortex-M3 .....</b>	<b>309</b>
<b>18.1. Общие сведения .....</b>	<b>309</b>
<b>18.2. Особенности системы .....</b>	<b>309</b>
18.2.1. Карта памяти .....	309

18.2.2. Прерывания .....	310
18.2.3. Модуль MPU .....	311
18.2.4. Управление системой.....	311
18.2.5. Режимы работы.....	311
<b>18.3. Файлы с исходным текстом на ассемблере.....</b>	<b>312</b>
18.3.1. Режим Thumb .....	313
18.3.2. Состояние ARM .....	313
<b>18.4. Файлы с исходным текстом на Си .....</b>	<b>315</b>
<b>18.5. Скомпилированные объектные файлы .....</b>	<b>316</b>
<b>18.6. Оптимизация .....</b>	<b>316</b>

## **Глава 19. Разработка приложений для Cortex-M3 с использованием GNU ..... 318**

<b>19.1. Общие сведения.....</b>	<b>318</b>
<b>19.2. Приобретение инструментария GNU .....</b>	<b>319</b>
<b>19.3. Процесс разработки программы .....</b>	<b>319</b>
<b>19.4. Примеры .....</b>	<b>321</b>
19.4.1. Пример 1: первая программа .....	321
19.4.2. Пример 2: связывание нескольких файлов.....	323
19.4.3. Пример 3: простая программа «Hello World».....	324
19.4.4. Пример 4: данные в ОЗУ .....	326
19.4.5. Пример 5: программа на Си .....	327
19.4.6. Пример 6: перенаправление вывода в программе на Си.....	330
19.4.7. Пример 7: реализация собственной таблицы векторов.....	331
<b>19.5. Обращения к регистрам специального назначения .....</b>	<b>332</b>
<b>19.6. Использование неподдерживаемых команд .....</b>	<b>332</b>
<b>19.7. Inline-ассемблер в компиляторе GCC .....</b>	<b>332</b>

## **Глава 20. Использование пакета RealView MDK-ARM компании Keil ..... 334**

<b>20.1. Общие сведения .....</b>	<b>334</b>
<b>20.2. Приступая к работе в ИСР <math>\mu</math>Vision.....</b>	<b>334</b>
<b>20.3. Вывод сообщения «Hello World» по интерфейсу UART .....</b>	<b>341</b>
<b>20.4. Тестирование программы .....</b>	<b>343</b>
<b>20.5. Использование отладчика.....</b>	<b>346</b>
<b>20.6. Симулятор .....</b>	<b>350</b>
<b>20.7. Модификация таблицы векторов .....</b>	<b>353</b>
<b>20.8. Прерывания и стандарт CMSIS.....</b>	<b>354</b>
<b>20.9. Перевод существующих приложений на стандарт CMSIS.....</b>	<b>360</b>

## **Глава 21. Программирование Cortex-M3 в LabVIEW ..... 361**

<b>21.1. Общие сведения.....</b>	<b>361</b>
<b>21.2. Знакомство с LabVIEW .....</b>	<b>361</b>
21.2.1. Типичные области применения.....	362



21.2.2. Что нам нужно, чтобы использовать LabVIEW и ARM .....	363
<b>21.3. Процесс разработки.....</b>	<b>364</b>
<b>21.4. Пример использования среды LabVIEW .....</b>	<b>366</b>
21.4.1. Создание проекта .....	366
21.4.2. Определение входов и выходов.....	367
21.4.3. Создание программы.....	368
21.4.4. Компиляция программы и тестирование приложения.....	370
<b>21.5. Как это работает .....</b>	<b>371</b>
<b>21.6. Дополнительные возможности LabVIEW .....</b>	<b>372</b>
<b>21.7. Перенос проекта на другие процессоры ARM .....</b>	<b>374</b>
<b>Приложение А. Набор команд Cortex-M3.     Справочный материал .....</b>	<b>375</b>
<b>Приложение Б. 16-битные команды Thumb     и версии архитектуры ARM.....</b>	<b>437</b>
<b>Приложение В. Исключения процессора Cortex-M3.....</b>	<b>438</b>
<b>Приложение Г. Регистры контроллера NVIC     и блока управления системой .....</b>	<b>440</b>
<b>Приложение Д. Руководство по локализации ошибок     в программах для Cortex-M3 .....</b>	<b>455</b>
<b>Приложение Е. Пример сценария компоновщика     для пакета Sourcery G++ .....</b>	<b>468</b>
<b>Приложение Ж. Функции доступа к ядру стандарта CMSIS ..</b>	<b>473</b>
<b>Приложение З. Соединители для подключения     отладочных средств.....</b>	<b>480</b>
<b>Приложение И. Семейство микроконтроллеров Stellaris® .....</b>	<b>484</b>
<b>Список литературы.....</b>	<b>529</b>
<b>Предметный указатель.....</b>	<b>530</b>

# ВСТУПИТЕЛЬНОЕ СЛОВО

С момента выхода первого издания книги прошло не так уж много времени, а темпы развития сообщества пользователей микроконтроллеров с процессорами ARM уже превзошли самые смелые ожидания. Безо всякого преувеличения можно сказать, что продукция нашей компании произвела настоящую революцию в мире микроконтроллеров. На сегодняшний день в мире насчитывается тысячи и тысячи конечных пользователей микроконтроллеров, построенных на процессорах ARM, что даёт все основания считать данную технологию наиболее быстро развивающейся из представленных на рынке. Поэтому второе издание книги Джозефа, содержащее наиболее актуальную информацию о данной технологии МК, появилось как нельзя вовремя.

О развитии сообщества можно судить по таким фактам, как увеличение числа компаний, предлагающих свои изделия на базе процессора Cortex-M3 (на сегодняшний день насчитывается более 30 таких компаний), разработка стандарта CMSIS, облегчающего перенос приложений как между различными вариантами процессора Cortex, так и между устройствами разных производителей, а также появление более совершенных средств разработки. Нельзя не упомянуть и о выпуске процессора Cortex-M0, который открыл перед микроконтроллерами ARM нишу чрезвычайно дешёвых устройств.

Всё это свидетельствует о наступлении эры встраиваемых систем на базе процессора Cortex-M3!

Ричард Йорк (Richard York)

Руководитель подразделения маркетинга продукции, компания ARM

# ВСТУПИТЕЛЬНОЕ СЛОВО

Люди, пишущие программы для микроконтроллеров, в чём-то подобны богам. Подчиняя микроконтроллеры своей воле, они вдыхают жизнь в застывшие конструкции и в итоге создают фантастические изделия. Далеко не последнюю роль в этом акте творения играют средства разработки — вот почему в группу, основной задачей которой было упрощение и в то же время усовершенствование процессора ARM7TDMI, помимо разработчиков ЦПУ, вошли специалисты отдела разработки программных средств компании ARM.

В результате такого совместного творчества на свет появился процессор Cortex™-M3, явивший собой потрясающее развитие оригинальной архитектуры ARM. Новый процессор органично сочетает в себе все преимущества 32-битной архитектуры ARM с поддержкой чрезвычайно эффективного набора команд Thumb-2, обеспечивая при этом ряд новых возможностей. Однако, несмотря на все усовершенствования, процессор Cortex-M3 сохранил упрощённую модель программирования, которая хорошо знакома всем приверженцам архитектуры ARM.

Уэйн Лайонз (Wayne Lyons)

Руководитель подразделения встраиваемых решений, компания ARM

# ВСТУПИТЕЛЬНОЕ СЛОВО

Сегодня многие российские разработчики и специалисты хорошо знакомы или начинают знакомиться с продукцией компании ARM, в том числе с новыми продуктами серии Cortex (M0, M3, M4...). На все вопросы, связанные с преимуществами архитектуры ядра Cortex-M3, призвана ответить данная книга. Это первый и пока единственный технический материал на русском языке, рассказывающий о данной архитектуре, выпущенный при содействии компаний Texas Instruments и КОМПЭЛ.

В предисловиях автора и сотрудников компании ARM говорится о тенденциях в мире микроконтроллеров и актуальных темах, связанных с архитектурой ядра. В свою очередь, я бы хотела сфокусировать внимание непосредственно на компании Texas Instruments, которая также использует продукты ARM в своих разработках, в том числе — в микроконтроллерах на ядре Cortex-M3 (семейство Stellaris, см. Приложение И).

Итак, Texas Instruments (TI) — один из самых крупных производителей полупроводниковых компонентов с номенклатурой более 80 000 наименований, которая значительно расширилась в 2011 в связи с приобретением компании National Semiconductor.

Компания TI была основана в 1930 г. и изначально занималась сейсмографической разведкой нефти, но уже с 1952 г. переориентировалась на электронику, а в 1958 г. сотрудник TI Джек Килби изобрел первую в мире интегральную микросхему. С этого момента началась новая эпоха в развитии электроники. Компания TI самостоятельно разрабатывала микроконтроллеры и цифровые сигнальные процессоры. Тем не менее, важной особенностью развития бизнеса TI была и покупка других фирм, в основном в области аналоговых компонентов. Это помогло компании вырасти из нишевой в гиганта с широчайшей номенклатурой полупроводниковых компонентов. Из самых значимых приобретений — Silicon Systems в 1996 г., Unitrode и Power Trends в 1999 г., Burr-Brown в 2000 г., Chipcon в 2007 г., Luminary Micro в 2009 г. и самая большая покупка на сегодня — компания National Semiconductor в 2011 г. Последние приобретения открывают для TI новые технологии и продукты. Например, с покупкой Luminary Micro компания приобрела микроконтроллеры семейства Stellaris на базе ядра Cortex-M3. Его описанию посвящено отдельное приложение в рамках этого издания. TI не останавливается просто на покупке: с момента присоединения Luminary Micro линейка продуктов продолжает расти. Совсем недавно анонсирована линейка новых микроконтроллеров LM4F на базе ядра Cortex-M4. Данная архитектура расширила семейство Stellaris, которое получило не только новые вычислительные возможности, но и фирменную технологию производства Texas Instruments. Топологической нормой для производства новых контроллеров стала отработанная в течение последних пяти лет 65-нанометровая технология. В результате стало возможным достичь небывалого компромисса между производительностью и энергопотреблением.

Надеюсь, эта книга станет для вас не просто настольным справочником, а настоящим помощником в работе с микроконтроллерами, сделанными на базе ядра Cortex-M3 от компании ARM.

Мария Рудяк

Руководитель направления по работе с продукцией Texas Instruments

КОМПЭЛ

# ПРЕДИСЛОВИЕ АВТОРА

Данная книга предназначена как для разработчиков, так и для программистов, заинтересовавшихся процессором Cortex™-M3 компании ARM. Разумеется, в официальных документах, таких как «*Cortex-M3 Technical Reference Manual*» и «*ARMv7-M Architecture Application Level Reference Manual*», содержится практически вся информация по этому процессору. Однако указанные документы излишне подробны и могут оказаться слишком сложными для понимания.

Эта же книга писалась в расчёте на программистов, разработчиков встраиваемых устройств, разработчиков систем на кристалле, радиолюбителей, учёных — в общем, самых разных людей, изучающих процессор Cortex-M3 и хоть в какой-то мере знакомых с микроконтроллерами либо микропроцессорами. В книге достаточно подробно рассматриваются архитектура процессора Cortex-M3, набор команд с примерами использования некоторых из них, различные аппаратные возможности, а также развитая система отладки процессора. Кроме того, в книге также приведены примеры программ, позволяющие читателю освоить азы разработки ПО для процессора Cortex-M3 с использованием инструментариев ARM и GNU. Эта книга также пригодится разработчикам, переносящим свои проекты с процессора ARM7TDMI на Cortex-M3, поскольку описывает как различия между двумя указанными процессорами, так и собственно процесс переноса прикладных программ с процессора ARM7TDMI на Cortex-M3.

## Благодарности

Прежде всего, я хотел бы поблагодарить всех тех, кто своими советами, консультациями и отзывами оказал мне огромную помощь в написании первого и второго изданий книги: Ричарда Йорка (Richard York), Эндрю Фрейма (Andrew Frame), Рейнхарда Кейла (Reinhard Keil), Ника Сампейза (Nick Sampays), Дэва Банерджи (Dev Banerjee), Роберта Бойза (Robert Boys), Доминика Паджака (Dominic Rajak), Алана Трингхэма (Alan Tringham), Стивена Теобальда (Stephen Theobald), Дэна Брука (Dan Brook), Дэвида Браша (David Brash), Гайдна Поуви (Haydn Povey), Гэри Кэмпбелла (Gary Campbell), Кевина Макдермотта (Kevin McDermott), Ричарда Ирншоу (Richard Earnshaw), Шияма Садасивана (Shyam Sadasivan), Саймона Краске (Simon Craske), Саймона Аксфорда (Simon Axford), Такаши Угаджина (Takashi Ugajin), Уэйна Лайонза (Wayne Lyons), Самина Иштиака (Samin Ishtiaq) и Саймона Смита (Simon Smith).

Я хотел бы особо поблагодарить Яна Белла (Ian Bell) и Джейми Бреттль (Jamie Brettle) из компании National Instruments за помощь в написании главы, посвящённой пакету LabVIEW, и за их поддержку. Также я хотел бы выразить мою признательность Карлосу О’Донеллу (Carlos O’Donell), Брайану Баррере (Brian Barrera) и Дэниелу Якобовицу (Daniel Jakobowitz) из компании CodeSourcery за их поддержку и помощь в подборе материалов, касающихся разработки ПО в пакете Sourcery G++. И, конечно же, огромное спасибо всем сотрудникам издательства Elsevier за их профессионализм, проявленный при подготовке данной книги к публикации.

Наконец, я хотел бы высказать благодарность Питеру Коулю (Peter Cole) и Ивану Ярдли (Ivan Yardley) за их постоянную поддержку и заинтересованность в этом проекте.

# ОБОЗНАЧЕНИЯ

В данной книге используются следующие обозначения и правила оформления:

## **Обычный ассемблерный код**

`MOV R0, R1`; Копируем содержимое регистра R1 в регистр R0

## **Ассемблерный код с использованием обобщённого синтаксиса**

Элементы, обозначенные угловыми скобками, необходимо заменить названиями регистров:

`MRS <reg>, <special_reg>`

## **Тексты программ на языке Си**

```
for (i=0;i<3;i++) { func1(); }
```

## **Псевдокод**

```
if (a > b) { ...
```

## **Значения**

1. `4'hC`, `0x123` — шестнадцатеричные значения.
2. `#3` — элемент №3 (например, `IRQ #3` означает IRQ с номером 3).
3. `#immed _ 12` — 12-битное непосредственное значение (константа).

## **Биты регистров**

Обычно используются для указания части содержимого регистра; например, запись «биты [15:12]» относится к битам с 15-го по 12-й.

## **Доступность битов регистров обозначается следующим образом:**

1. R — доступен только для чтения.
2. W — доступен только для записи.
3. R/W — доступен для чтения и для записи.
4. R/Wc — доступен для чтения, при записи сбрасывается.

# ГЛОССАРИЙ

ADK	AMBA Design Kit Набор разработки AMBA
AHB	Advanced High-Performance Bus Усовершенствованная высокопроизводительная шина (шина AHB)
AHB-AP	AHB Access Port Порт доступа к шине AHB
AMBA	Advanced Microcontroller Bus Architecture Усовершенствованная шинная архитектура для микроконтроллеров
APB	Advanced Peripheral Bus Усовершенствованная шина периферии (шина APB)
ARM ARM	ARM Architecture Reference Manual Справочное руководство по архитектуре ARM
ASIC	Application-Specific Integrated Circuit Заказная интегральная схема
ATB	Advanced Trace Bus Усовершенствованная шина трассировки (шина ATB)
BE-8	Byte-invariant big Endian mode Обратный порядок байтов с неизменным расположением байтов (формат хранения данных)
CMSIS	Cortex Microcontroller Software Interface Standard Стандарт программного интерфейса микроконтроллеров с ядром Cortex
CPI	Cycles Per Instruction Число тактов на команду
CPU	Central Processing Unit Центральный процессор, ЦПУ
CS3	CodeSourcery Common Start-up Code Sequence Общий стартовый код ИСП CodeSourcery
DAP	Debug Access Port Порт доступа к модулю отладки (порт DAP)
DSP	Digital Signal Processor/Digital Signal Processing Процессор цифровой обработки сигналов / Цифровая обработка сигналов
DWT	Data Watchpoint and Trace unit Модуль трассировки и поддержки контрольных точек данных
EABI/ABI	Embedded Application Binary Interface Двоичный интерфейс встраиваемых приложений (интерфейс EABI)
ETM	Embedded Trace Macrocell Встроенная макроячейка трассировки
FPB	Flash Patch and Breakpoint unit Модуль коррекции флэш-памяти и задания точки останова
FPGA	Field Programmable Gate Array Программируемая вентильная матрица

---

FSR	Fault Status Register Регистр состояния отказа
HTM	CoreSight AHB Trace Macrocell Макроячейка трассировки АНВ
ICE	In-Circuit Emulator Внутрисхемный эмулятор
IDE	Integrated Development Environment Интегрированная среда разработки, ИСП
IRQ	Interrupt ReQuest Запрос прерывания (обычно применяется с внешними прерываниями)
ISA	Instruction Set Architecture Архитектура набора команд
ISR	Interrupt Service Routine Процедура обработки прерывания
ITM	Instrumentation Trace Macrocell Макроячейка инструментальной трассировки
JTAG	Joint Test Action Group Объединённая рабочая группа по автоматизации тестирования; название стандарта интерфейсов тестирования и отладки
JTAG-DP	JTAG Debug Port Порт отладки JTAG
LR	Link Register Регистр связи
LSB	Least Significant Bit Младший значащий бит
MCU	MicroController Unit Микроконтроллер (МК)
MDK-ARM	Keil Microcontroller Development Kit for ARM Пакет разработки для ARM компании Keil
MMU	Memory Management Unit Модуль управления памятью
MPU	Memory Protection Unit Модуль защиты памяти
MSB	Most Significant Bit Старший значащий бит
MSP	Main Stack Pointer Основной указатель стека
NMI	NonMaskable Interrupt Немаскируемое прерывание
NVIC	Nested Vectored Interrupt Controller Контроллер вложенных векторных прерываний
OS	Operating System Операционная система (ОС)



PC	Program Counter Счётчик команд
PMU	Power Management Unit Модуль управления питанием
PSP	Process Stack Pointer Указатель стека процесса
PPB	Private Peripheral Bus Шина собственных периферийных устройств (шина PPB)
PSR	Program Status Register Регистр состояния программы
SCB	System Control Block Блок управления системой
SCS	System Control Space Пространство управления системой
SIMD	Single Instruction, Multiple Data Один поток команд — несколько потоков данных (архитектура SIMD)
SoC	System-on-Chip Система на кристалле
SP	Stack Pointer Указатель стека
SRPG	State Retention Power Gating Технология SRPG
SW	Serial-Wire Интерфейс Serial-Wire
SW-DP	Serial-Wire Debug Port Порт отладки Serial-Wire
SWJ-DP	Serial-Wire JTAG Debug Port Порт отладки Serial-Wire/JTAG
SWV	Serial-Wire Viewer Модуль наблюдения за шиной Serial-Wire (один из режимов работы модуля TPIU)
TCM	Tightly Coupled Memory Тесно связанная память (характеристика Cortex-M1)
TPA	Trace Port Analyzer Анализатор порта трассировки
TPIU	Trace Port Interface Unit Модуль интерфейса порта трассировки
UAL	Unified Assembly Language Унифицированный язык ассемблера
UART	Universal Asynchronous Receiver Transmitter Универсальный асинхронный приёмопередатчик
WIC	Wakeup Interrupt Controller Контроллер пробуждающих прерываний

### 1.1. Процессор ARM Cortex-M3 — что же это такое?

Рынок микроконтроллеров поистине огромен — по прогнозам аналитиков в 2010 году будет продано более 20 миллиардов данных устройств. На этом рынке идёт непрерывная конкурентная борьба между различными производителями, моделями и архитектурами микроконтроллеров. Рост запросов со стороны промышленного сектора вызвал потребность в более производительных микроконтроллерах; в частности, возникла необходимость в микроконтроллерах, которые при той же частоте или потребляемой мощности выполняли бы большее число операций. Кроме того, микроконтроллеры становятся всё более «коммуникабельными», используя для связи с окружающим миром шину USB, Ethernet или радиоканал, и вполне естественно, что для поддержки этих каналов связи и развитых периферийных устройств требуются дополнительные вычислительные ресурсы. Одновременно растёт сложность самих приложений, что обусловлено использованием более изощрённых пользовательских интерфейсов, необходимостью поддержки мультимедиа и увеличением функциональности устройств.

Процессор ARM Cortex™-M3 — первый представитель процессоров семейства Cortex, выпущенных компанией ARM в 2006 году — изначально был нацелен на рынок 32-битных микроконтроллеров. Данный процессор, несмотря на небольшое число логических вентилей, требуемых для его реализации, обладает великолепной производительностью и предлагает много новых возможностей, которые ранее были доступны только в самых «навороченных» процессорах. Процессор Cortex-M3 удовлетворяет самым разным требованиям рынка 32-битных процессоров для встраиваемых систем, предлагая:

- *Большую производительность* — позволяет выполнять большой объём вычислений без необходимости увеличения частоты или потребляемой мощности.
- *Низкое энергопотребление* — обеспечивает большее время автономной работы, что особенно критично для портативных устройств, в том числе использующихся в беспроводных сетях.
- *Улучшенный детерминизм* — гарантирует, что переход к обслуживанию критических задач и прерываний будет осуществляться за минимально возможное и, главное, точно определённое время.

- *Увеличенную плотность кода* — позволяет разместить необходимый код даже в памяти небольшого объёма.
- *Простоту использования* — обеспечивает лёгкость программирования и отладки для растущего числа пользователей, переходящих с 8- и 16-битных платформ на 32-битную.
- *Низкую стоимость* — позволяет приблизить стоимость 32-битных систем к стоимости классических 8/16-битных устройств и предлагать 32-битные микроконтроллеры начального уровня по цене, составляющей менее одного доллара США.
- *Большой выбор средств разработки* — от недорогих или вообще бесплатных компиляторов до развитых пакетов от различных производителей средств разработки.

Микроконтроллеры, созданные на базе процессора Cortex-M3, уже напрямую конкурируют с устройствами, имеющими другие архитектуры. Причём, если раньше разработчики обращали внимание на стоимость отдельных устройств, то теперь они, в первую очередь, стремятся к уменьшению стоимости системы в целом. По существу, происходит агрегирование устройств, благодаря чему появляется потенциальная возможность замены трёх или четырёх традиционных 8-битных устройств одним более мощным.

Ещё одним из направлений снижения себестоимости является увеличение объёмов кода, используемого повторно в различных изделиях. Поскольку микроконтроллеры с процессорным ядром Cortex-M3 рассчитаны на программирование с использованием языков высокого уровня, в частности языка Си, и имеют установившуюся архитектуру, это значительно упрощает перенос и повторное использование программ, уменьшая тем самым время разработки и затраты на тестирование.

Следует отметить, что Cortex-M3 — не первый процессор компании ARM, предназначенный для создания микроконтроллеров общего назначения. До сих пор на этом рынке пользуется успехом несколько устаревший процессор ARM7, получивший огромную популярность благодаря различным партнёрам компании ARM, таким как NXP (Philips), Texas Instruments, Atmel, OKI, а также многим другим производителям, предлагающим надёжные 32-битные микроконтроллеры. Вообще говоря, процессор ARM7 является самым распространённым из когда-либо выпускавшихся 32-битных встраиваемых процессоров — каждый год выпускалось и продолжает выпускаться более 1 миллиарда процессоров, находящихся применение в самых различных устройствах, от мобильных телефонов до автомобилей.

Предполагается, что процессор Cortex-M3 будет иметь не меньший успех, поскольку он позволяет создавать микроконтроллеры, предлагающие более простую модель программирования и отладки и при этом имеющие большие вычислительные возможности. Кроме того, процессор Cortex-M3 предоставляет ряд функциональных возможностей и технологий, востребованных разработчиками микроконтроллеров. Это и наличие немаскируемых прерываний для поддержки критических задач, и поддержка вложенных векторных прерываний с высокой степенью детерминизма, и атомарные битовые операции, и даже опциональный

модуль защиты памяти (Memory Protection Unit — MPU). Всё это делает процессор Cortex-M3 привлекательным не только для тех, кто уже использует процессоры ARM, но и для массы новых пользователей, задумывающихся о применении 32-битных микроконтроллеров в своих устройствах.

## 1.2. ARM — компания и архитектура

### 1.2.1. Историческая справка

Чтобы нам было легче разобраться в многообразии процессоров ARM и версий их архитектур, совершим краткий экскурс в историю компании ARM.

Компания ARM (Advanced RISC Machines Ltd.) была основана в 1990 году как совместное предприятие компаний Apple Computer, Arcon Computer Group и VLSI Technology. В 1991 году компания ARM представила семейство процессоров ARM6, лицензию на выпуск которых первой получила компания VLSI. После того как лицензии на использование процессора ARM приобрели и другие компании, в том числе Texas Instruments, NEC, Sharp и ST Microelectronics, эти процессоры стали широко применяться в мобильных телефонах, компьютерных жёстких дисках, КПК, бытовой аудио- и видеоаппаратуре и прочих потребительских товарах.

#### Процессор Cortex-M3 и МК с ядром Cortex-M3 — в чём различие?

Процессор Cortex-M3 является центральным процессором (ЦПУ) микроконтроллера, т.е. всего лишь одним из его многочисленных узлов. После того как производитель микросхем приобретает лицензию на процессор Cortex-M3, он может использовать этот процессор в своих изделиях, добавляя к нему память, периферийные устройства, устройства ввода/вывода и другие блоки. Микроконтроллеры с ядром Cortex-M3 от разных производителей будут иметь различные объёмы и типы памяти, различные наборы периферии и разные возможности. Основное внимание в книге уделяется архитектуре именно процессорного ядра. Для получения подробной информации об остальных узлах микроконтроллера читателю предлагается обратиться к фирменной документации на конкретный микроконтроллер.

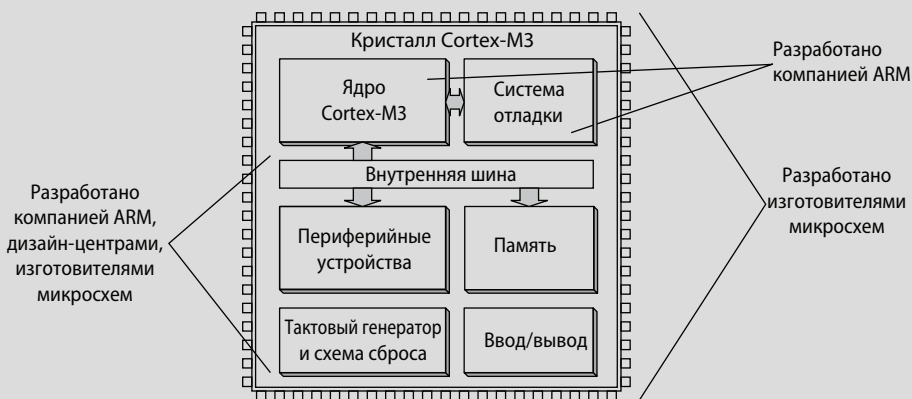


Рис. 1.1. Процессор Cortex-M3 и МК с ядром Cortex-M3.

В наши дни партнёры компании ARM ежегодно поставляют более двух миллиардов процессоров ARM. В отличие от многих других полупроводниковых компаний, компания ARM не занимается ни изготовлением процессоров, ни продажей микросхем. Вместо этого ARM предлагает своим бизнес-партнёрам, в числе которых большинство ведущих мировых полупроводниковых компаний, лицензии на использование разработанных ею процессорных ядер. На основе дешёвых и экономичных решений от ARM её партнёры создают собственные процессоры, микроконтроллеры и системы на кристалле. Такая бизнес-модель называется лицензированием интеллектуальной собственности (Intellectual Property — IP).

Помимо процессорных ядер, компания ARM также лицензирует IP-блоки системного уровня и различные программные решения. Для поддержки своей продукции компания ARM предлагает разнообразные аппаратные и программные средства, призванные облегчить партнёрам создание собственных продуктов.

### 1.2.2. Версии архитектуры

На протяжении всего времени своего существования компания ARM продолжала разработку новых процессоров и системных блоков. Эволюция функциональных возможностей и постепенное совершенствование процессоров привело к последовательному появлению нескольких версий архитектуры ARM. Причём, что интересно, номера версий архитектуры никак не привязаны к обозначениям процессоров. Скажем, в основе процессора ARM7TDMI лежит архитектура ARMv4T (буква «Т» указывает на поддержку набора команд Thumb®).

Архитектура ARMv5E была реализована в процессорах семейства ARM9, в частности в процессорах ARM936E-S и ARM946E-S. В этой версии архитектуры появилась поддержка «расширенных» команд цифровой обработки сигналов, предназначенных для реализации мультимедиа-приложений.

Процессоры следующего поколения ARM11 имели уже новую архитектуру — ARMv6. В данной версии архитектуры была улучшена подсистема памяти и появилась поддержка мультимедийных SIMD-команд. Архитектуру ARMv6, в частности, имеют процессоры ARM1136J(F)-S, ARM1156T2(F)-S и ARM1176JZ(F)-S.

Буквально сразу же после выпуска на рынок семейства ARM11 руководство компании пришло к выводу, что многие новые технологии, в частности оптимизированный набор команд Thumb-2, были бы востребованы и в бюджетных сегментах рынков микроконтроллеров и компонентов для автомобильной электроники. Также было принято решение о необходимости разработки процессорных архитектур, которые бы максимально полно удовлетворяли требованиям конкретных классов приложений. Наличие таких архитектур позволило бы создавать как содержащие малое число вентиляей процессоры для сегментов рынка, критичных к стоимости компонентов, так и высокопроизводительные и многофункциональные процессоры для устройств верхнего ценового диапазона.

За последние несколько лет компания ARM значительно расширила номенклатуру своей продукции путём диверсификации процесса разработки ЦПУ.

В новой версии в рамках единой архитектуры было выделено три подсемейства (профиля):

- *Профиль А* — для высокопроизводительных открытых платформ.
- *Профиль R* — для многофункциональных встраиваемых систем, работающих в режиме реального времени.
- *Профиль М* — для встраиваемых систем на базе микроконтроллеров.

Рассмотрим сферы применения различных профилей более подробно:

- *Профиль А (ARMv7-A)* — прикладные процессоры, предназначенные для поддержки сложных приложений, в частности «тяжёлых» встраиваемых операционных систем, таких как Symbian, Linux и Windows Embedded. От этих процессоров требуются максимальная вычислительная мощность, поддержка системы виртуальной памяти посредством модулей управления памятью (MMU) и, по возможности, расширенная поддержка языка Java и обеспечение безопасной среды выполнения программы. В качестве примера целевых устройств можно указать дорогие мобильные телефоны и электронные кошельки для проведения финансовых операций.
- *Профиль R (ARMv7-R)* — высокопроизводительные процессоры, предназначенные для создания устройств, работающих в условиях жёсткого реального времени<sup>1)</sup>, таких как системы торможения современных автомобилей и контроллеры жёстких дисков. Подобные приложения требуют большой вычислительной мощности, высокой надёжности и как можно меньшей латентности.
- *Профиль М (ARMv7-M)* — процессоры для бюджетных приложений, в которых, помимо высокой производительности, критичными являются такие параметры, как стоимость, энергопотребление, время реакции на прерывания и простота использования, а также процессоры для систем управления производственными процессами, в том числе систем управления реального времени.

Семейство Cortex является первым семейством, имеющим архитектуру v7, при этом процессор Cortex-M3 основан на профиле ARMv7-M, предназначенном для микроконтроллеров.

Эта книга посвящена процессору Cortex-M3, но не стоит забывать, что данный процессор является всего лишь одним из представителей семейства, имеющего архитектуру ARMv7. Помимо Cortex-M3, существует ещё Cortex-A8 (прикладной процессор), основанный на профиле ARMv7-A, и Cortex-R4 (процессор реального времени), основанный на профиле ARMv7-R (**Рис. 1.2**).

---

<sup>1)</sup>Вообще-то это большой вопрос, можно ли получить систему «реального времени», используя процессоры общего назначения. По определению, термин «реальное время» означает, что система может получить отклик в течение гарантированного интервала времени. В любых системах, основанных на использовании процессоров, возможность получения или неполучения такого отклика будет зависеть от выбранной ОС, величины задержки обработки прерываний или от времени доступа к памяти, не говоря уже о том, что в требуемый момент времени процессор может быть занят обработкой прерывания с более высоким приоритетом.

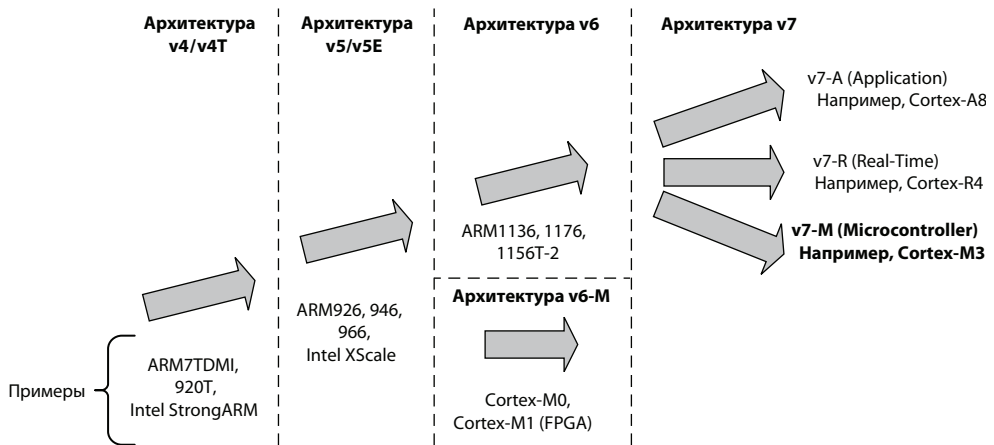


Рис. 1.2. Эволюция архитектуры процессоров ARM.

Архитектура ARMv7-M подробно описана в руководстве [2]. Этот документ можно свободно загрузить с веб-сайта компании ARM после несложной регистрации. В данном документе подробно рассмотрены следующие ключевые элементы архитектуры:

- модель программирования;
- набор команд;
- модель памяти;
- архитектура отладки.

Информация, относящаяся к рассматриваемому нами процессору, скажем детальное описание его интерфейса и значения временных параметров, содержится в справочном руководстве [1]. Данный документ можно свободно загрузить с веб-сайта компании. В руководстве по процессору Cortex-M3 также описываются некоторые особенности реализации ядра, не указанные в спецификации архитектуры. В частности, в этом документе приводится список поддерживаемых команд, поскольку не все команды, описанные в спецификации ARMv7-M, являются обязательными к реализации в устройствах, имеющих данную архитектуру.

### 1.2.3. Обозначения процессоров

С самого начала компания ARM использовала для обозначения своих процессоров порядковые номера. Для указания индивидуальных особенностей процессоров в 90-х годах использовались буквенные суффиксы. Например, в обозначении процессора ARM7TDMI буква «Т» указывает на поддержку набора команд Thumb, «D» указывает на возможность отладки по интерфейсу JTAG, «M» означает наличие быстрого умножителя, а «I» — наличие встроенного модуля ICE. Позже было принято решение сделать все эти возможности стандартными для будущих процессоров, и необходимость в подобных суффиксах отпала. Взамен была разработана новая схема обозначений, отражающая различия в реализации интерфейса памяти, кэш-памяти и тесно связанной памяти (TCM).

Например, процессорам ARM с кэш-памятью и MMU были присвоены коды 26 или 36, тогда как процессоры с MPU получили код 46 (например, ARM946E-S). Кроме того, были введены новые суффиксы, отражающие использование технологии синтезируемого<sup>1)</sup> кода (S) и технологии Jazelle (J). Различные названия процессоров сведены в Табл. 1.1.

**Таблица 1.1. Обозначения процессоров ARM**

Название процессора	Версия архитектуры	Возможности по управлению памятью	Прочие возможности
ARM7TDMI	ARMv4T	—	—
ARM7TDMI-S	ARMv4T	—	—
ARM7EJ-S	ARMv5E	—	DSP, Jazelle
ARM920T	ARMv4T	MMU	—
ARM922T	ARMv4T	MMU	—
ARM926EJ-S	ARMv5E	MMU	DSP, Jazelle
ARM946E-S	ARMv5E	MPU	DSP
ARM966E-S	ARMv5E	DSP	—
ARM968E-S	ARMv5E	—	DMA, DSP
ARM966HS	ARMv5E	MPU (опция)	DSP
ARM1020E	ARMv5E	MMU	DSP
ARM1022E	ARMv5E	MMU	DSP
ARM1026EJ-S	ARMv5E	MMU или MPU	DSP, Jazelle
ARM1136J(F)-S	ARMv6	MMU	DSP, Jazelle
ARM1176JZ(F)-S	ARMv6	MMU + TrustZone	DSP, Jazelle
ARM11 MPCore	ARMv6	MMU + поддержка многопроцессорного кэша	DSP, Jazelle
ARM1156T2(F)-S	ARMv6	MPU	DSP
Cortex-M0	ARMv6-M	—	NVIC
Cortex-M1	ARMv6-M	FPGA TCM-интерфейс	NVIC
Cortex-M3	ARMv7-M	MPU (опция)	NVIC
Cortex-R4	ARMv7-R	MPU	DSP
Cortex-R4F	ARMv7-R	MPU	DSP + поддержка операций с плавающей точкой
Cortex-A8	ARMv7-A	MMU + TrustZone	DSP, Jazelle, NEON + поддержка операций с плавающей точкой
Cortex-A9	ARMv7-A	MMU + TrustZone + поддержка многопроцессорных конфигураций	DSP, Jazelle, NEON + поддержка операций с плавающей точкой

<sup>1)</sup> Синтезируемое процессорное ядро поставляется в виде поведенческого описания, выполненного на языке описания аппаратуры, таком как Verilog или VHDL. Посредством программы-синтезатора это описание может быть преобразовано в список соединений (электрическую схему) процессора.



Начиная с 7-й версии архитектуры, компания решила полностью отказаться от этой сложной числовой схемы, требующей расшифровки, и перешла к использованию названий семейств процессоров, первым из которых стало семейство Cortex. Помимо указания на совместимость между отдельными процессорами, эта система исключает путаницу между номером версии архитектуры и числовым кодом, обозначающим семейство. К примеру, популярный процессор ARM7TDMI имеет архитектуру v4T, а вовсе не v7, как можно ошибочно предположить.

### 1.3. Развитие набора команд

Совершенствование и расширение наборов команд, используемых в процессорах ARM, было одной из основных причин появления новых версий архитектуры (Рис. 1.3).

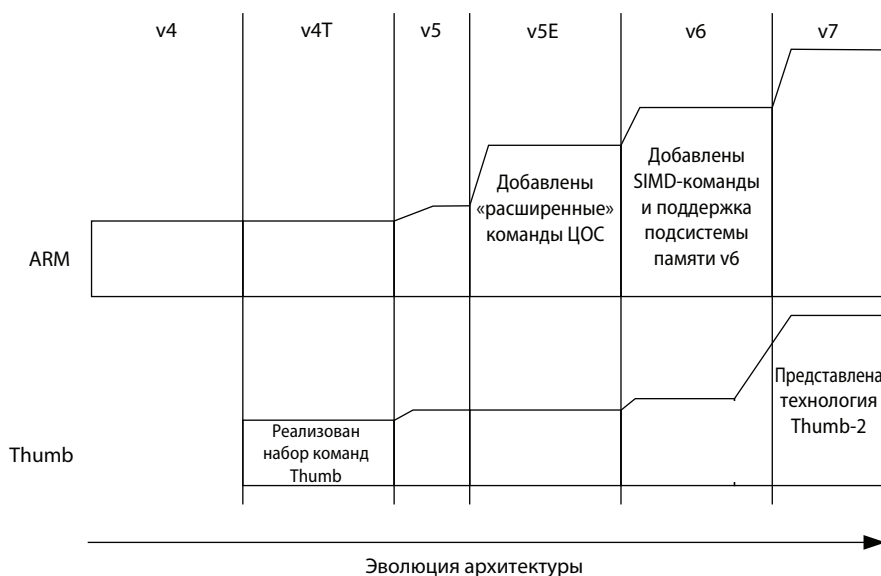


Рис. 1.3. Развитие набора команд.

Исторически сложилось (начиная с ARM7TDMI), что процессоры ARM поддерживают два различных набора команд: 32-битный набор команд ARM и 16-битный набор команд Thumb. При выполнении программы процессор может «на лету» переключаться между состояниями ARM и Thumb для использования того или иного набора команд. Набор команд Thumb является всего лишь подмножеством команд ARM, однако он обеспечивает бóльшую плотность кода, что немаловажно для устройств, имеющих память небольшого объёма.

По мере появления новых версий архитектуры в обоих наборах команд появлялись новые инструкции. Некоторые сведения об изменении набора команд Thumb в процессе эволюции архитектуры приведены в Приложении Б. В 2003 году компания ARM анонсировала набор команд Thumb-2, являющийся расширением набора команд Thumb и содержащий как 16-, так и 32-битные команды.

Подробная информация о системе команд содержится в справочном руководстве по архитектуре ARM «*The ARM Architecture Reference Manual*», также называемом «*ARM ARM*». Этот документ обновлялся одновременно с выпуском на рынок очередной архитектуры ARMv5, ARMv6 и ARMv7. С появлением архитектуры ARMv7 это руководство было разбито на отдельные документы из-за появления различных профилей. Собственно набор команд процессора Cortex-M3 подробно описан в руководстве [2]. Вся информация, касающаяся набора команд, которая необходима для разработки программного обеспечения, также приведена в Приложении А данной книги.

## 1.4. Технология Thumb-2 и архитектура набора команд

Внедрение технологии Thumb-2<sup>1)</sup> значительно расширило архитектуру системы команд (Instruction Set Architecture — ISA) Thumb и позволило получить высокоэффективный и мощный набор команд, обладающий серьезными преимуществами перед своим предшественником в части простоты использования, плотности кода и производительности (Рис. 1.4). Расширенный набор команд Thumb-2 является надмножеством 16-битного набора команд Thumb, в который были добавлены как дополнительные 16-битные, так и новые 32-битные команды. Новый набор команд позволяет выполнять в состоянии Thumb более сложные операции, обеспечивая, таким образом, большую эффективность за счёт уменьшения числа переключений между состояниями ARM и Thumb.

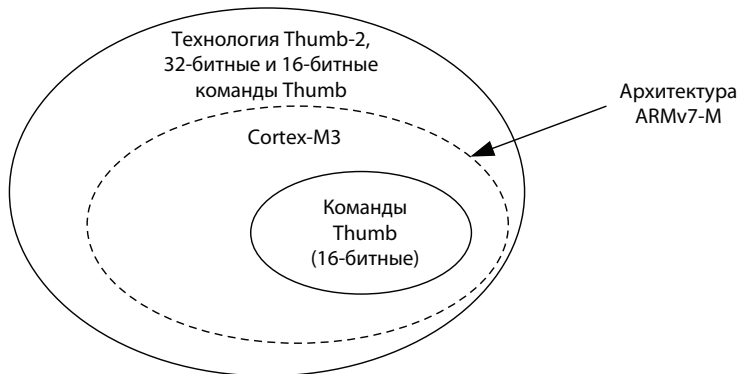


Рис. 1.4. Взаимосвязь между наборами команд Thumb и Thumb-2.

В связи с тем, что процессор Cortex-M3 рассчитан на применение в устройствах с малыми объёмами памяти, таких как микроконтроллеры, а также с целью уменьшения занимаемой им площади кристалла данный процессор поддерживает только набор команд Thumb-2 (наряду с традиционным Thumb). Поэтому Cortex-M3 использует команды набора Thumb-2 для выполнения любых операций, тогда как прежним процессорам для выполнения некоторых операций приходилось задействовать команды ARM. Как следствие, между процессором

<sup>1)</sup>Thumb и Thumb-2 являются зарегистрированными товарными знаками компании ARM.

Cortex-M3 и традиционными процессорами ARM отсутствует обратная совместимость. То есть процессор Cortex-M3 не сможет выполнить код, предназначенный для процессора ARM7. В то же время Cortex-M3 может выполнять практически все 16-битные команды набора Thumb, включая все команды, поддерживаемые семейством ARM7, что облегчает перенос приложений.

С появлением набора Thumb-2, содержащего как 16-, так и 32-битные команды, отпала необходимость в переключении процессора между состояниями Thumb (16-битные команды) и ARM (32-битные команды). Так, в случае использования процессора семейства ARM7 или ARM9, для выполнения сложных вычислений или большого числа условных операций без потери производительности могло потребоваться переключение в состояние ARM. При использовании же процессора Cortex-M3 вы можете свободно смешивать 32-битные и 16-битные команды без необходимости смены состояния, получая без всяких проблем высокую плотность кода и высокую производительность.

Набор команд Thumb-2 — очень важный элемент архитектуры ARMv7. По сравнению с командами, поддерживаемыми процессорами семейства ARM7 (архитектура ARMv4T), набор команд процессора Cortex-M3 имеет много новых возможностей. Прежде всего, это команда аппаратного деления и несколько команд аппаратного умножения, позволяющие ускорить сложные вычисления. Кроме того, процессор Cortex-M3 поддерживает обращение к невыровненным данным (ранее эта возможность имела только в самых старших процессорах).

## 1.5. Области применения процессора Cortex-M3

Имея высокую производительность, обеспечивая высокую плотность кода и занимая небольшую площадь на кристалле, процессор Cortex-M3 является идеальным выбором для самых различных приложений:

- *Недорогие микроконтроллеры.* Процессор Cortex-M3 замечательно подходит для создания недорогих микроконтроллеров, повсеместно используемых в самых разных потребительских товарах — от игрушек до электроприборов. На этом рынке существует очень сильная конкуренция со стороны широко распространенных 8- и 16-битных микроконтроллеров других производителей. Малая мощность, потребляемая процессором Cortex-M3, его высокая производительность и простота применения стимулирует переход разработчиков встраиваемых устройств на 32-битную платформу и разработку изделий уже на базе архитектуры ARM.
- *Автомобильная электроника.* Ещё одной областью применения, как будто специально созданной для процессора Cortex-M3, является автомобильная промышленность. Процессор Cortex-M3 имеет очень высокую производительность и малое время реакции на прерывания, что позволяет использовать его в системах реального времени. Поддержка процессором до 240 внешних прерываний, наличие в нём встроенного контроллера с поддержкой вложенных прерываний, а также наличие опционального модуля MPU делает Cortex-M3 идеальным кандидатом на использование в чувствительных к сто-

имости устройства автомобильной электроники с высокой степенью интеграции.

- *Передача данных.* Малое энергопотребление процессора и его высокая эффективность, а также наличие команд работы с битовыми полями, появившимися в наборе Thumb-2, делает Cortex-M3 идеальным выбором для большинства коммуникационных приложений, таких как Bluetooth и ZigBee.
- *Автоматизация производства.* Ключевыми факторами для устройств управления промышленным оборудованием являются простота, время реакции и надёжность. И опять же, наличие в процессоре Cortex-M3 продвинутого контроллера прерываний, малое время реакции на прерывание и расширенные средства обеспечения отказоустойчивости делают этот процессор основным кандидатом на использование в данной области.
- *Потребительские товары.* Во многих потребительских товарах используется один или несколько высокопроизводительных микропроцессоров. Процессор Cortex-M3, будучи небольшим по размеру, имеет высокую эффективность и малое энергопотребление. Кроме того, этот процессор поддерживает выполнение сложного программного обеспечения, рассчитанного на использование модуля MPU, обеспечивая надёжную защиту памяти.

На рынке уже предлагается много изделий, содержащих процессор Cortex-M3, включая устройства начального уровня, стоимость которых не превышает одного доллара США. То есть стоимость микроконтроллеров ARM сравнялась или даже опустилась ниже стоимости большинства 8-битных микроконтроллеров.

## 1.6. Структура книги

Данная книга содержит общую информацию о процессоре Cortex-M3, которая структурирована следующим образом:

- Главы 1 и 2 — Введение и обзор Cortex-M3.
- Главы 3...6 — Основы Cortex-M3.
- Главы 7...9 — Исключительные ситуации и прерывания.
- Главы 10 и 11 — Программирование Cortex-M3.
- Главы 11...14 — Аппаратные особенности Cortex-M3.
- Главы 15 и 16 — Поддержка отладки в Cortex-M3.
- Главы 17...21 — Разработка приложений с использованием Cortex-M3.
- Приложения.

## 1.7. Дополнительная литература

Эта книга никоим образом не является исчерпывающим руководством по процессору Cortex-M3. Цель данной книги — предоставить начальные сведения тем, кто впервые сталкивается с Cortex-M3, а также служить дополнительным справочником для разработчиков, использующих микроконтроллеры с ядром Cortex-M3. Для получения более подробных сведений о процессоре Cortex-M3 следует обращаться к фирменной документации, которую можно загрузить с веб-сайта компании ARM ([www.arm.com](http://www.arm.com)) и веб-сайтов её партнёров:

- Справочное руководство «*The Cortex-M3 Technical Reference Manual*» [1] содержит полную информацию о процессоре, в том числе о модели программирования, карте памяти, а также о времени выполнения команд.
- Справочное руководство «*The ARMv7-M Architecture Application Level Reference Manual*» [2] содержит детальную информацию о наборе команд и модели памяти.
- Справочная документация (datasheet) на конкретные микроконтроллеры с ядром Cortex-M3. Эту документацию можно найти на веб-сайте изготовителя того микроконтроллера, который вы намереваетесь использовать.
- Руководства пользователя «*Cortex-M3 User Guide*» предоставляются производителями микроконтроллеров. В ряде случаев этот документ является частью общего руководства на микроконтроллер. В руководстве пользователя, которое адаптируется каждым производителем в соответствии с конкретными реализациями их микроконтроллеров, описывается модель программирования процессора Cortex-M3 и приводится подробное описание набора команд.
- Спецификация «*AMBA Specification 2.0*» [4] содержит полную информацию о реализации протокола внутренней системной шины AMBA.
- Руководство по применению «*AN179. Cortex-M3 Embedded Software Development*» [7], предлагаемое компанией ARM, содержит полезные советы, касающиеся программирования процессора Cortex-M3 на языке Си.

Данная книга рассчитана на тех читателей, которые уже имеют некоторый опыт в программировании встраиваемых систем, предпочтительно для процессоров ARM. Если же вы, будучи менеджером или студентом, хотите всего лишь ознакомиться с процессором Cortex-M3 и не желаете тратить время на чтение всей книги или изучение справочного руководства по процессору, то рекомендую прочитать вторую главу, в которой приводятся основные сведения о процессоре Cortex-M3.